

REPUBLIQUE ALGERIENNE DEMOCRATIQUE ET POPULAIRE
MINISTERE DE L'ENSEIGNEMENT SUPERIEUR ET DE LA RECHERCHE
SCIENTIFIQUE

UNIVERSITE M'HAMED BOUGARA-BOUMERDES



Faculté des Hydrocarbures et de la Chimie

Mémoire de Magister

Présenté par

MERAH Sidi Mohammed

Filière : Génie Electrique et Electrotechnique

Option : Infotronique

**Etude et réalisation d'une bobine d'Helmholtz pour
l'étude de la fiabilité des structures MOS**

Devant le jury :

LAGHROUCHE	Mourad	Prof	UMMTO	Président
RAHMOUNE	Fayçal	MC/A	UMBB	Examineur
KESRAOUI	Mohamed	MC/A	UMBB	Examineur
HAMADACHE	Mohamed	MC/B	UMBB	Examineur
TAHI	Hakim	MR/B	CDTA	Examineur
NADJI	Bécharia	Prof	UMBB	Encadreur

Année Universitaire : 2013/2014

Remerciements

*Je remercie tout particulièrement mon encadreur, Madame **NADJI Bécharia**, professeur à l'université M'HAMED BOUGARA de Boumerdès et directrice du Laboratoire de Recherche sur l'Electrification des Entreprises Industrielles (LREEI) qui a dirigé ce travail. Je lui suis extrêmement reconnaissant pour sa confiance, sa disponibilité, et aussi pour ses qualités humaines.*

Je tiens à remercier tous le personnel de Centre de Développement des Technologies Avancées CDTA de m'avoir accueillir et me faciliter les procédures afin de finir avec succès mon stage.

*Je remercie monsieur **TAHI Hakim**, maitre de recherche au CDTA et toute l'équipe Caractérisation des Dispositifs Semi-conducteurs (CDS), qui m'ont guidé avec beaucoup de patience pour finaliser ce travail. Je les remercie aussi pour leur générosité, leur disponibilité, leurs valeureux conseils et leur encouragement.*

*J'exprime mes sincères remerciements à Monsieur **LAGHROUCHE Mourad**, Professeur à l'université Mouloud MAMMERI de Tizi Ouzou, qui ma fait l'honneur de s'intéresser à ce travail et de présider son jury.*

*Je voudrais aussi remercier Messieurs **RAHMOUNE Fayçal (MC/A UMBB)**, **KASRAOUI Mohamed (MC/A UMBB)**, **HAMADACHE Mohamed (MC/B UMBB)** et **TAHI Hakim (MR/B CDTA)**, qui ont accepté et m'ont fait l'honneur de bien vouloir juger ce travail.*

*Mes remerciements vont à monsieur **OUKALI Said** et toute l'équipe du laboratoire LREEI pour leur soutien, leurs encouragements et leur sympathie.*

Enfin, je remercie tous ceux qui ont contribué de près ou de loin au bon déroulement de ce travail.

Résumé

Dans ce travail nous avons réalisé une bobine d'Helmholtz qui génère un champ magnétique maximum de 100 Gauss. Le champ magnétique fourni par cette dernière est réglé et contrôlé par un régulateur PID (Proportionnel, Intégral, Dérivée) implanté sous LabVIEW. Nous avons utilisé la bobine réalisée pour étudier la dégradation NBTI (Negative Bias Temperature Instability) sous différentes intensités du champ magnétique pour un transistor commercial de puissance VDMOSFET (BS108). Des observations intéressantes ont été constatées. Les résultats expérimentaux ont montré que, d'une part, la dégradation engendrée par le NBTI est moins sous l'application d'un champ magnétique et d'autre part, la dynamique de création des pièges change et la relaxation de la dégradation est plus rapide sous l'application d'un champ magnétique. Ces résultats prometteurs peuvent être exploités pour apporter une augmentation de la durée de vie des transistors MOSFET.

Mots clés : *NBTI, bobine d'Helmholtz, VDMOSFET, champ magnétique.*

Abstract

In this work, we have designed and fabricated a Helmholtz coil which is able to generate 100 Gauss. The magnetic field generated by this coil is controlled using a PID regulator implemented on LabVIEW software. The coil is used to study the Negative Bias Temperature Instability (NBTI) of commercial power transistor VDMOSFET (BS108) under different magnetic field amplitudes. We have shown that the degradation under magnetic field is less important. The dynamic of the degradation change and the relaxation is faster. These results could be exploited to improve the MOSFET transistors life time.

Keywords: NBTI, Helmholtz coil, VDMOSFET, magnetic field.

المخلص

من خلال هذا البحث تمكنا من إنجاز وشيعة و المسماة بوشيعة "هالمهولتز"، هذه الأخيرة تعطينا ما قيمته 100 "قوس،(Gauss)" كحد أقصى. هذا الحقل المغناطيسي يعدل و يراقب من خلال إنشاء تطبيق خاص يسمى "PID" على مستوى برنامج "LabVIEW". كذلك، الغرض الذي أنشئت من أجله الوشيعة، هو دراسة اختلال المقحل من نوع "VDMOSFET" عند التعرض للحرارة و الاستقطاب السالب (NBTI)، وذلك من خلال تطبيق شدات مختلفة للحقل المغناطيسي. لاحظنا عدة حقائق، من بينها، الاختلال الناجم عن (NBTI) يكون أقل تحت تأثير الحقل المغناطيسي، كذلك ديناميكية العيوب تتغير و كذا الرجوع من حالة التدهور إلى الحالة الأولية بالنسبة للمقحل تكون سريعة عند تطبيق الحقل المغناطيسي. هذه النتائج يمكن أن تستثمر من أجل الإسهام في زيادة عمر مقاحل ال "MOSFET".

الكلمات المفتاحية: اختلال المقحل (NBTI)، وشيعة "هالمهولتز"، المقحل (VDMOSFET)، الحقل المغناطيسي.

Table des matières

TABLE DES MATIERES.....	i
LISTE DES FIGURES.....	iv
TABLE DES SYMBOLES.....	vi
TABLE DES ABREVIATIONS	viii
INTRODUCTION GENERALE.....	1
 CHAPITRE I : LE TRANSISTOR MOSFET ET LA DÉGRADATION NBTI	
1.1. Structure d'un transistor MOS	3
1.1.1. Diagramme de bandes d'énergie du transistor	4
1.1.2. Conduction électrique entre la source et le drain	7
a) Expression de la charge participant à la conduction électrique entre la source et le drain.....	7
b) Expression du courant de drain linéaire.....	10
c) Expression du courant de drain sous le seuil	11
d) Expression du courant de drain en mode saturé	12
1.2. Défauts dans le système SiO ₂ /Si	12
1.2.1. Processus d'oxydation.....	13
a) L'oxydation thermique rapide	13
b) Nitruration d'oxyde	14
c) Oxydation nitruration thermique	14
d) Oxydation nitruration plasma	14
1.2.2. Structure de SiO ₂ amorphe	15
1.2.3. Défauts dans l'oxyde SiO ₂ amorphe	16
1.2.4. Défauts intrinsèques	16
a) Identification par Electronic Paramagnetic Resonance (EPR)	16
b) Les défauts liés à une lacune d'oxygène.....	17
c) E'γ centre	18

d) E'_{β} centre	18
e) E'_{α} centre.....	19
f) Défauts à l'interface SiO ₂ /Si – les états d'interface	19
1.3. Negative Bias Temperature Instability (NBTI).....	21
1.3.1. Contrainte NBT	21
1.3.2. Définition du NBTI	22
1.3.3. Piégeage responsable de la dégradation NBTI.....	22

CHAPITRE II: CONCEPTION ET REALISATION D'UNE BOBINE D'HELMHOLTZ COMMANDEE

2.1. Conception de la bobine d'Helmholtz.....	24
2.1.1. Matériels et méthodes.....	24
a) Théorie	24
b) Considération de conception.....	26
c) Approche mathématique	26
i) Intensité du champ magnétique.....	27
ii) Calcul de la résistance de la bobine	28
iii) Calcul de la masse du fil utilisé.....	29
iv) Sensibilité de la bobine	29
2.2. Réalisation de la bobine	29
2.3. Alimentation de la bobine	30
2.3.1. Principe de l'alimentation électrique réalisé	31
2.3.2. Les différentes parties du circuit de commande.....	32
a) Pont mixte.....	33
b) Circuit de commande du pont mixte.....	33
(i) Image de la tension du réseau	34
(ii) Détecteur de passage par zéro	34
(iii) Circuit de la carte d'interface	35
(iv) Etage amplificateur du courant	36
2.3.3. Capteur du champ magnétique	37
a) Réglages.....	38
b) Calibrage, test et acquisition des mesures du circuit capteur	39
2.3.4. Résultats et discussions de test sur la bobine d'Helmholtz réalisée.....	40

2.3.5. Régulation du champ magnétique	42
---	----

CHAPITRE III: ETUDE DES EFFETS D'UN CHAMP MAGNÉTIQUE DANS LA DÉGRADATION NBTI

3.1. Equipement et protocole de stress-mesure	45
3.2. Agilent 4156C (Precision Semiconductor Parameter Analyser).....	46
3.3. Technique de stress utilisée.....	48
3.4. Présentation du dispositif (transistor) utilisé.....	49
3.4.1. Présentation de la structure VDMOSFET	50
3.4.2. Extraction de la tension de seuil (V_{Th})	51
3.4.3. Extraction de décalage de la tension de seuil induit par le stress.....	52
3.4.4. L'influence du champ magnétique sur la courbe $I_{DS}(V_{GS})$	52
3.4.5. Evolution du courant I_{DS} avec le temps pendant le stress	54
3.4.6. Impact de la tension de stress sans champ magnétique sur la dégradation de ΔV_{Th}	55
3.4.7. Dégradation de la ΔV_{Th} sous un champ magnétique.....	57

CONCLUSION GENERALE.....	60
---------------------------------	-----------

PERSPECTIVES	61
---------------------------	-----------

BIBLIOGRAPHIE.....	62
---------------------------	-----------

ANNEXE (A)

ANNEXE (B)

Liste des figures

Figure 1. 1 : Schéma d'un transistor MOS	3
Figure 1. 2 : Diagramme de bande de la structure MOS	4
Figure 1. 3 : Diagramme de bandes d'énergie dans NMOS dans la configuration (a) de bandes plates, (b) d'accumulation, (c) d'inversion faible, et (d) d'inversion forte	6
Figure 1. 4 : Diagramme de bandes de la structure MOS à la condition de bandes plates	8
Figure 1. 5 : Schéma de la structure de SiO ₂ amorphe.....	15
Figure 1. 6 : Représentation schématique de la formation de E' _γ centre.....	18
Figure 1. 7 : Représentation schématique de la formation de E' _β centre	18
Figure 1. 8 : Représentation schématique de la formation de E' _α centre	19
Figure 1. 9 : Schéma du défaut d'interface typique P _b	21
Figure 1. 10 : Configuration électrique d'une contrainte NBT	21
Figure 1. 11 : La contrainte NBT pour V _D =V _S et la contrainte NBT-inhomogène lorsque V _D >V _S	22
Figure 1. 12 : Piégeage des électrons libres par les défauts, (1) transition interdite, (2) transition autorisée	23
 Figure 2. 1 : Construction de la bobine	 26
Figure 2. 2 : Dessin de conception de la bobine	28
Figure 2. 3 : Schéma synoptique de l'alimentation électrique fabriquée	31
Figure 2. 4 : Circuit de puissance et circuit de commande de l'alimentation	32
Figure 2. 5 : Montage du pont mixte	33
Figure 2. 6 : Schéma synoptique du circuit de commande du pont mixte	33
Figure 2. 7 : Montage détecteur de passage par zéro	35
Figure 2. 8 : Montage de la carte d'interface de commande des thyristors avec l'ordinateur	36
Figure 2. 9 : Etage amplificateur de courant+séparation galvanique	37
Figure 2. 10 : Schéma synoptique du circuit de mesure du champ magnétique	37
Figure 2. 11 : Montage du capteur du champ magnétique	38
Figure 2. 12 : Schéma de calibration du capteur du champ magnétique	40
Figure 2. 13 : Bobine d'Helmholtz réalisée	41
Figure 2. 14 : Montage réel de la vérification expérimentale de la bobine	41

Figure 2. 15 : Caractéristique $B(x)$ expérimentale pour 1mT et 4.8mT	42
Figure 2. 16 : Caractéristique expérimentale de la régulation PID du champ magnétique	43
Figure 2. 17 : Interface graphique du régulateur PID	43
Figure 3. 1 : Figure illustrative des différents appareils constituant le banc expérimental	45
Figure 3. 2 : Schéma de l'analyseur des paramètres semi-conducteur Agilent 4156C	46
Figure 3. 3 : Schéma réel de l'analyseur des paramètres semi-conducteur Agilent 4156C	48
Figure 3. 4 : Chronogramme des tensions appliquées à un VDMOS sous contraintes NBTI par la technique « CVS »	49
Figure 3. 5 : Coupe schématique d'un VDMOSFET	49
Figure 3. 6 : Extrapolation de la tension de seuil V_{Th}	50
Figure 3. 7 : Interface du programme de la caractéristique $I_{DS}(V_{GS})$	50
Figure 3. 8 : Caractéristique $I_{DS}(V_{GS})$ sans et avec un champ magnétique $B = 3mT$	52
Figure 3. 9 : Caractéristique $I_{DS}(V_{GS})$ sans et avec un champ magnétique $B = 8mT$	52
Figure 3. 10 : Caractéristique $I_{DS}(V_{GS})$ sans et avec un champ magnétique $B = 10mT$	52
Figure 3. 11 : L'évolution de courant I_{DS} en fonction du temps dans les phases de stress et de relaxation pour $V_G = -10V$ sous différents champs magnétiques	53
Figure 3. 12 : L'évolution de courant I_{DS} en fonction du temps dans les phases de stress et de relaxation pour $V_G = -20V$ sous un champ magnétique $B = 8mT$	53
Figure 3. 13 : L'évolution de courant I_{DS} en fonction du temps dans les phases de stress et de relaxation pour $V_G = -15V$ sous différents champs magnétiques	54
Figure 3. 14 : ΔV_{Th} en fonction du temps pour différentes conditions de stress, (a) échelle linéaire, (b) échelle logarithmique	55
Figure 3. 15 : Comparaison de la ΔV_{Th} sans et avec l'application du champ magnétique, (a) $V_s = -10V$, (b) $V_s = -15V$ et (c) $V_s = -20V$	56
Figure 3. 16 : Schéma illustratif montrant la neutralisation des piègeages des défauts paramagnétiques par l'application du champ magnétique (exemple de piègeage par E' center)	57
Figure 3. 17 : Courbe d'évolution de la ΔV_{Th} en fonction du temps sous le champ magnétique, (a) pour 5 et 8 mT à $V_s = -10V$, (b) pour 8mT à $V_s = -20V$ et 10mT à $V_s = -15V$	58

Table des symboles

C_{OX} : Capacité de l'oxyde (F/m²)

E_C : bas de la bande de conduction (eV)

E_F : énergie de Fermi (eV)

E_G : bande énergétique interdite (eV)

E_V : haut de la bande de valence (eV)

ΔV_{Th} : décalage de la tension de seuil (V)

e : Charge de l'électron 1.602×10^{-19} C

ϵ_0 : Permittivité du vide 8.854×10^{-14} F/cm

ϵ_{Ox} : Coefficient de permittivité de l'oxyde 3.9

ϵ_{Si} : Coefficient de permittivité du silicium 11.7

g_m : Transconductance (S)

$\hbar$: Constante de Planck 6.625×10^{-34} J/s

I_{DS} : Courant de drain-source (A)

k : Constante de Boltzmann 1.38×10^{-23} J/K = 8.62×10^{-5} eV/K

L : Longueur du canal du transistor MOS (m)

μ_{EFF} : mobilité effective prenant en compte la réduction de mobilité induit par les champs électriques vertical et latéral (Am⁻²V⁻¹)

μ_n : mobilité des électrons dans le semi-conducteur (Am⁻²V⁻¹)

μ_p : mobilité des trous dans le semi-conducteur (Am⁻²V⁻¹)

μ_s : mobilité effective prenant en compte la réduction de mobilité induit par le champ électrique latéral (Am⁻²V⁻¹)

μ_0 : Mobilité de l'électron soumis à aucun champ électrique dans le semi-conducteur (Am⁻²V⁻¹)

Φ_{MS} : Travaux de sortie des électrons métal semi-conducteur (V)

Φ_N : Affinité de l'électron entre le Si et le SiO₂ (eV)

Ψ_F : Potentiel de jonction (V)

Ψ_S : Potentiel de surface (V)

Q_{Depmax} : Charge de déplétion maximale (C)

Q_f : Charge fixe dans l'oxyde (C)

Q_G : Charge dans la grille (C)

Q_{sc} : Charge dans le Semi-conducteur (C)

q : Charge élémentaire (C)

S_{ox} : Surface de l'oxyde de grille (m^2)

θ : Paramètre téta de SPICE niveau 3 (V^{-1}), réduction de mobilité par le champ électrique vertical.

T : Température (K)

T_{ox} : Epaisseur d'oxyde (m)

V_{DS} : Tension entre drain et source (V)

V_{Dsat} : Tension de drain de saturation pour un V_G (V)

V_G : Potentiel électrique de la grille (V)

V_T : Tension de seuil du transistor MOS (V)

W : Largeur du canal du transistor MOS (m)

Table des abréviations

AOP	: Amplificateur Opérationnel
BTS	: Bias Temperature Stress
CDTA	: Centre de Développement des Technologies Avancées
CVS	: Constant Voltage Stress
GNDU	: Ground Unit
GPIB	: General Prose Interface Bus
OTR	: Oxydation Thermique Rapide
ONT	: Oxydation Nitruration Thermique
ONP	: Oxydation Nitruration Plasma
EPR	: Electronic Paramagnetic Resonance
ESR	: Electron Spin Resonance
HCI	: Hot Carrier Injection
HPSMU	: High Power Stress Measure Unit
LDMOSFET	: Laterally Double Diffused MOSFET
LOCOS	: Local Oxidation of Silicon
MOS	: Métal Oxyde Semi-conducteur
MOSFET	: Metal Oxide Semiconductor Field Effect Transistor
MPSMU	: Means Power Stress Measure Unit
NBTI	: Negative Bias Temperature Instability
NBTS	: Negative Bias Temperature Stress
PGU	: Pulse Ground Unit
RPS	: Résonance Paramagnétique de Spin
SMU	: Stress Measure Unit
SPICE	: Simulation Program with Integrated Circuit Emphasis
STI	: Shallow Tranch Isolation
TDDDB	: Time Depend Dielectric Breakdown
VDMOSFET	: Vertically Double Diffused MOSFET
ZCE	: Zone de Charge d'Espace

Introduction générale

La miniaturisation des transistors MOS (Metal-Oxide-Semiconductor) a rendu ces derniers très vulnérables à la dégradation et à l'effet du vieillissement. En effet selon ITRS 2011 [1] les mécanismes de défaillances qui peuvent influencer les dispositifs MOS dans le futur avenir sont : Bias Temperature Instability (BTI), Time Depend Dielectric Breakdown (TDDB) et Hot Carrier Injection (HCI).

Malgré les nombreux efforts fournis (théoriques et expérimentaux) pour comprendre les mécanismes physiques derrière ces dégradations [2-6], la microstructure des pièges, induits par les dégradations citées, reste inconnue et fait l'objet de débats d'actualité. Néanmoins, un consensus a été établi sur la création des pièges dans l'oxyde par la dégradation TDDB et dans l'oxyde et à l'interface par BTI et HCI. Aussi certains travaux s'accordent sur la nature de la microstructure associée aux pièges créés ; « Pb center » à l'interface [7] et « E' center » dans l'oxyde [8].

Ces deux types de pièges sont paramagnétiques, c.-à-d. : la structure comprend une liaison pendante avec un électron non apparié, facilement détectable par Résonance Paramagnétique Electronique (RPE). Alors que d'autre travaux ont rapportés que les pièges induits à l'interface et dans l'oxyde ne sont pas corrélés avec « Pb et E' center », respectivement. De plus, les modèles qui existent pour les dégradations BTI, TDDB et HCI basés sur les propriétés de « Pb et E' center » ne permettent pas l'explication de toutes les observations expérimentales. Les questions qui se posent sont les suivantes :

- Est-ce qu'il y a d'autres types de défauts non-paramagnétiques ?
- Quel est leurs dynamiques de création et de relaxation ainsi que leurs microstructures?
- Quel est le lien entre les trois dégradations citées?

Pour tenter de répondre à ces questions, nous avons pensé à étudier la dégradation générée par un stress électrique dans un transistor MOS (Metal-oxide-Semiconductor) sous un champ magnétique. L'objectif est d'orienter les spins des défauts paramagnétiques et les porteurs libres pour empêcher le piégeage de ces derniers par le principe d'exclusion de Pauli.

Le but de ce travail est de réaliser une bobine d'Helmholtz contrôlée par un ordinateur afin de générer un champ magnétique uniforme de différentes intensités.

Ce mémoire est organisé en trois chapitres. Le premier chapitre débute par un bref rappel sur les transistors MOS avec leurs différents modes de fonctionnement ainsi que les modèles associés. Dans une deuxième partie, les défauts communément responsables de la dégradation des dispositifs MOS sont présentés. La dernière partie de ce chapitre est consacrée à la présentation de la dégradation NBTI.

Le deuxième chapitre est consacré à la conception et la réalisation de la bobine d'Helmholtz. Dans ce chapitre les étapes de réalisation de la bobine, de régulation, de test et de calibrage sont détaillées.

Dans le troisième chapitre, nous avons présenté les résultats obtenus pour un stress NBTI, pour différentes tensions de stress, sans et sous différentes intensités du champ magnétique généré par la bobine réalisée.

Nous avons terminé notre mémoire par une conclusion générale, en exposant les différentes perspectives pour un futur travail.

Chapitre I: Le transistor MOSFET et la dégradation NBTI

1.1. Structure d'un transistor MOS

Le principe de fonctionnement d'un transistor MOS (NMOS) est de moduler la concentration de porteurs d'un volume de silicium et de permettre le passage d'un courant électrique entre la source et le drain. Le volume de silicium est dopé P et les deux réservoirs d'électrons collés de chaque côté du canal sont dopés N. Les électrons vont transiter d'un premier réservoir de porteurs (la source) au second (le drain) à travers le canal lorsqu'une différence de potentiel est appliquée entre les deux. Le courant d'électrons, entre la source et le drain, dépend alors de la résistance du canal (concentration d'électrons) modulée par le potentiel électrique de la grille.

La longueur L du canal est la longueur contrôlée par la grille, et la largeur W du canal est la largeur de grille. L'oxyde de grille d'épaisseur T_{ox} est la brique élémentaire du transistor car, par son caractère isolant, il empêche les porteurs du canal de traverser vers la grille tout en offrant par couplage capacitif un contrôle électrique sur le potentiel du canal et sur la conduction. Les isolations latérales par tranchée (STI pour Shallow Trench Isolation) permettent d'isoler électriquement deux à deux les transistors mitoyens [9].

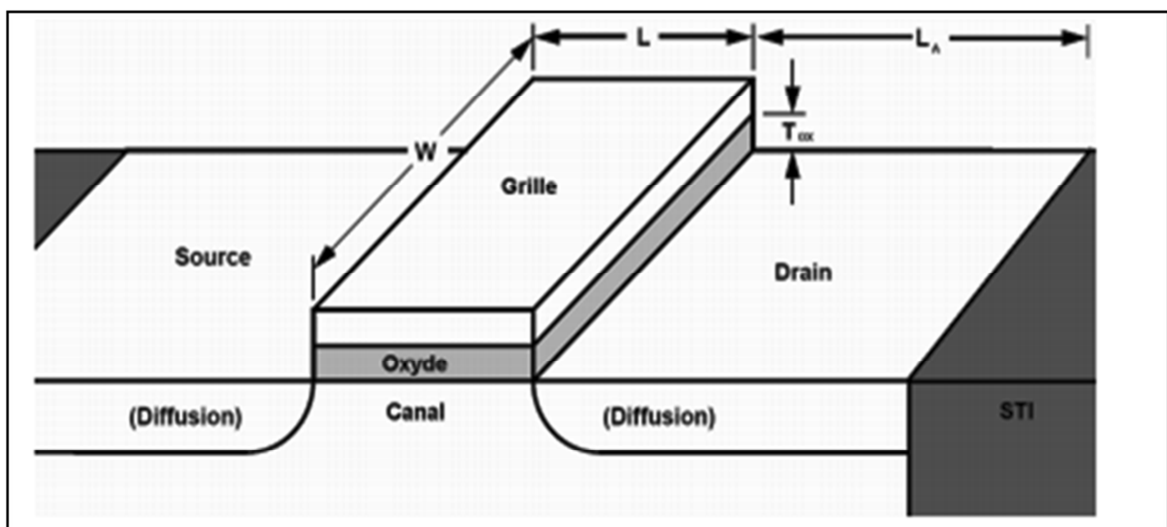


Figure 1. 1 : Schéma d'un transistor MOS [9]

Les STI ont remplacé les LOCOS (LOCAl Oxidation of Silicon) pour l'isolation entre chaque dispositif. La longueur L_A est la longueur des réservoirs Source et Drain entre la grille et les STI. Elle est généralement appelée la longueur des zones actives.

1.1.1. Diagramme de bandes d'énergie du transistor

Le diagramme de bandes d'énergie du transistor N est représenté sur la Figure (1.2). Le potentiel de volume du semi-conducteur Φ_F est défini par :

$$\Phi_F = \frac{kT}{q} \ln\left(\frac{N_A}{n_i}\right) = \frac{E_i - E_F}{q} \quad (1.1)$$

Avec E_F le niveau de Fermi, E_i le niveau intrinsèque du silicium (non dopé), N_A la concentration de dopants accepteur, et n_i la concentration intrinsèque de silicium. L'indice S indique les grandeurs considérées à l'interface SiO_2/Si . $\Psi(y)$ est la courbure des bandes à la profondeur y dans le substrat. Ψ_s est le potentiel de surface, c'est-à-dire le potentiel à $y = 0$. Pour $y = +\infty$, la courbure est nulle. L'écart entre les quasi-niveaux de Fermi E_{Fn} et E_{Fp} vaut $\Phi_C = -V_{BS}$ au niveau de la source et $\Phi_C = V_{DS} - V_{BS}$ au niveau du drain. Avec V_{BS} la tension appliquée entre le substrat et la source et V_{DS} la tension entre le drain et la source [10] [11].

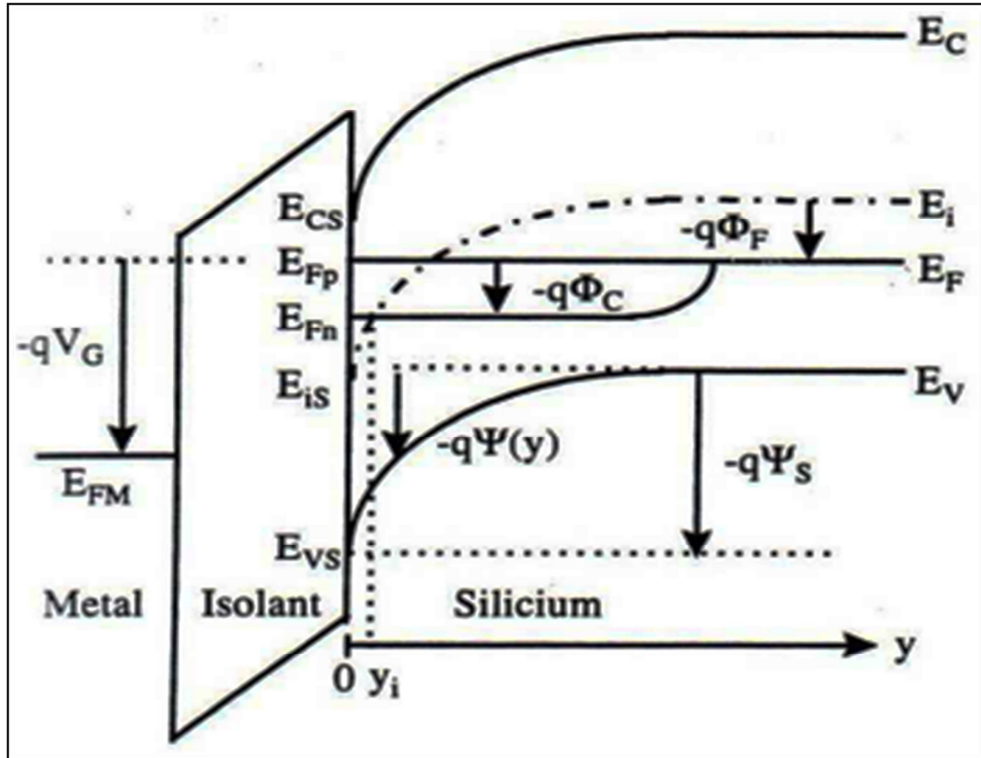


Figure 1. 2 : Diagramme de bande de la structure MOS [10]

Nous considérons par la suite que $V_{BS} = 0V$

La concentration d'électrons dans le substrat dépend de la profondeur y :

$$n(y) = n_i \exp\left(\frac{E_{Fn} - E_i(y)}{kT}\right) \quad (1.2)$$

De même pour les trous :

$$p(y) = n_i \exp\left(\frac{E_i(y) - E_{Fp}}{kT}\right) \quad (1.3)$$

À partir de la Figure 1-2, nous pouvons réécrire ces équations de la manière suivante:

$$n(y) = n_0 \exp\left(\frac{q(\psi(y) - \Phi_C)}{kT}\right) \quad (1.4)$$

$$p(y) = p_0 \exp\left(\frac{q\psi(y)}{kT}\right) \quad (1.5)$$

Avec $n_0 = n_i \exp\left(\frac{q\Phi_F}{kT}\right)$ et $p_0 = p_i \exp\left(-\frac{q\Phi_F}{kT}\right)$

Cinq états caractéristiques sont alors définis en fonction de la valeur du potentiel de surface Ψ_s :

→ $\Psi_s = -\Phi_F$: La condition de bandes plates (Figure 1.3 (a)).

Les bandes d'énergie sont plates et aucune charge n'est accumulée aux deux interfaces de l'oxyde. La tension électrique à appliquer entre la grille et le substrat pour obtenir cette configuration est appelée tension de bandes plates V_{FB} .

→ $\Psi_s < 0$: Régime d'accumulation (Figure 1.3 (b)).

Le potentiel électrique appliqué sur la grille est inférieur à la condition de bande plate: $V_G < V_{FB}$. Le potentiel de surface est négatif et la concentration en trous augmente. Il se produit alors une accumulation de trous près de l'interface SiO_2/Si .

→ $0 < \Psi_s < \Phi_F$: Régime de déplétion ou de désertion (Figure 1.3 (c)).

Le potentiel électrique Ψ_s est positif et la concentration de trous diminue. La concentration en électrons augmente mais est toujours moins importante que celle de trou. L'inversion faible est obtenue lorsque le potentiel Ψ_s est suffisamment élevé pour obtenir la condition $n=p$. Il y a autant de trous et d'électrons dans le canal près de l'interface SiO_2/Si .

→ $\Phi_F < \Psi_s < 2\Phi_F$: Régime d'inversion (Figure 1.3 (c)).

La concentration en électrons libres est supérieure à celle de trous à l'interface SiO_2/Si et forme une couche d'inversion.

→ $\Psi_s > 2\Phi_F$: L'inversion forte (Figure 1.3 (d)).

Le potentiel de surface sature vers $2\Phi_F$ et le canal d'inversion est complètement formé. Un canal d'électron relie la source au drain et permet le passage d'un courant I_{DS} sous l'effet d'un champ électrique latéral.

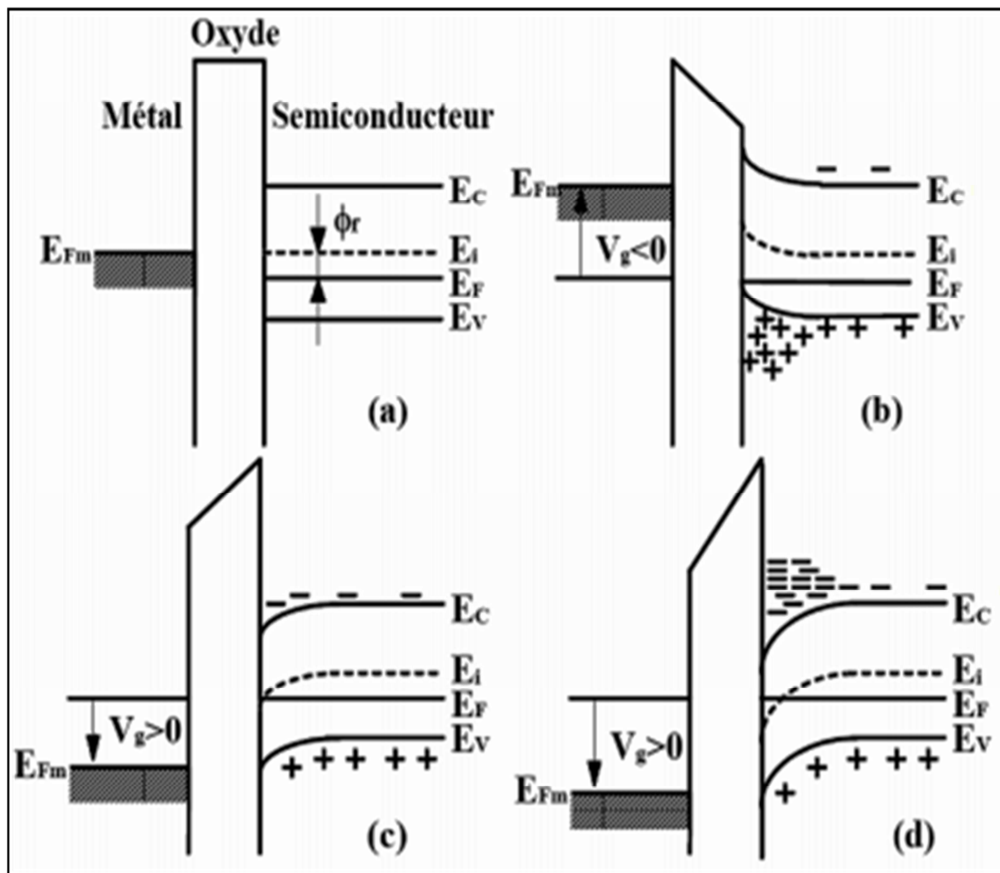


Figure 1. 3 : Diagramme de bandes d'énergie dans NMOS dans la configuration (a) de bandes plates, (b) d'accumulation, (c) d'inversion faible, et (d) d'inversion forte [9]

1.1.2. Conduction électrique entre la source et le drain

a) Expression de la charge participant à la conduction électrique entre la source et le drain

La charge Q_{inv} est la charge dite d'inversion. Elle participe dans la conduction et donne lieu au courant I_{DS} entre la source et le drain. Elle est égale à la différence entre la charge totale dans le semi-conducteur Q_{Sc} et la charge maximale de déplétion Q_{Depmax} liée à l'extension de la ZCE (zone de charge d'espace).

$$Q_{inv} = Q_{Sc} + Q_{Dep\ max} \quad (1.6)$$

Nous allons déterminer dans les deux parties suivantes, les expressions de Q_{Sc} et celle de $Q_{Dep\ max}$ dans le cas particulier de l'inversion forte.

→ Détermination de la charge dans le semi-conducteur Q_{Sc} en inversion forte

La neutralité de la charge totale est exprimée par :

$$Q_G + Q_{Def} + Q_{Sc} = 0 \quad (1.7)$$

Nous notons Q_G la charge dans la grille, Q_{Def} la charge dans l'isolant rapportées à l'interface SiO_2/Si comprenant l'ensemble des charges générées par les défauts d'interface, les charges fixes ainsi que toutes autres charges induites par des défauts dans l'oxyde.

La continuité des potentiels électriques dans la structure MOS peut être exprimée de la façon suivante :

$$V_{GS} = V_{OX} + \Psi_S + \Phi_{MS} \quad (1.8)$$

Avec la chute de potentiel à travers l'oxyde V_{OX} . L'intégration des charges (Gauss) dans le dispositif MOS permet d'obtenir la relation qui relie V_{OX} à la charge dans le semi-conducteur:

$$V_{OX} = + \frac{Q_G}{C_{OX}} = - \frac{Q_{Sc} + Q_{Def}}{C_{OX}} \quad (1.9)$$

Avec C_{OX} la capacité surfacique (F/cm^2) du diélectrique

$$C_{OX} = \frac{\epsilon_0 \epsilon_{OX}}{T_{OX}} \quad (1.10)$$

ϵ_0 et ϵ_{OX} sont respectivement la permittivité du vide et du diélectrique.

$q\Phi_{MS} = q(\Phi_M - \Phi_S)$ représente la différence des travaux de sortie de métal et de semi-conducteur. Elle dépend de type de la grille et de dopage du substrat (N_A).

$$\Phi_M - \Phi_S = \Phi_M - \chi - \frac{E_G}{2q} - V_T \ln\left(\frac{N_A}{n_i}\right) \quad (1.11)$$

Et $\chi = \frac{E_{vide} - E_C}{q}$ l'affinité électronique du silicium.

En régime d'inversion forte, $\Psi_S = 2\Phi_F$.

En substituant l'équation (1.9) dans l'équation (1.8), on obtient :

$$Q_{Sc} = -C_{OX} \left(V_{GS} - \Phi_{MS} + \frac{Q_{Def}}{C_{OX}} - 2\Phi_F \right) \quad (1.12)$$

Le schéma de la figure (1.4) illustre l'ensemble des paramètres d'une structure MOS en régime de bandes plates.

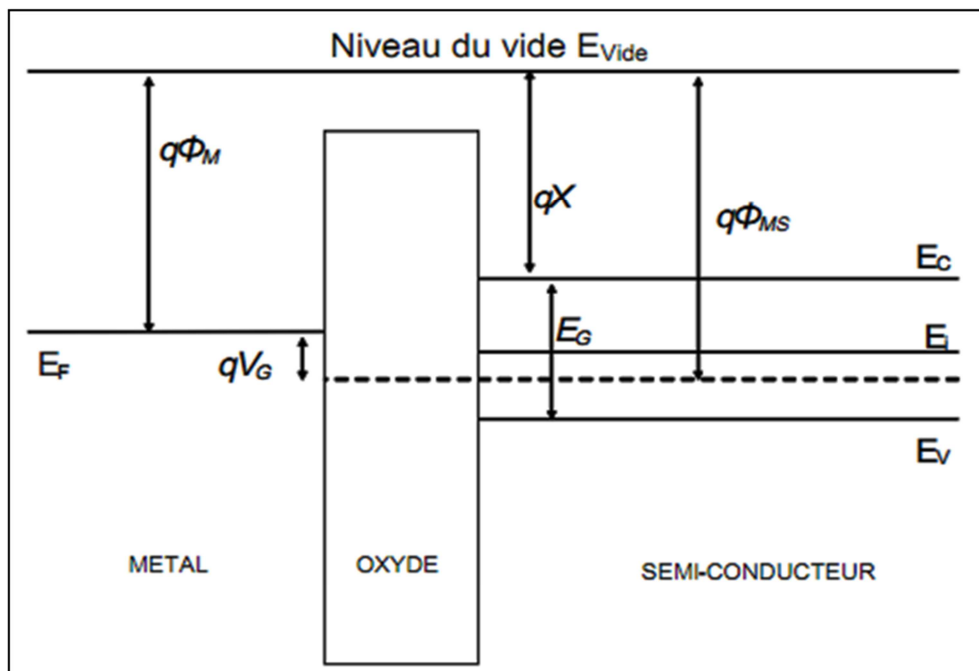


Figure 1. 4 : Diagramme de bandes de la structure MOS à la condition de bandes plates [9]

→ **Détermination de la charge de déplétion $Q_{Dep \max}$ en inversion forte**

La densité de charge dans la zone de déplétion étant relative au dopage initial N_A , l'intégration de l'équation de Poisson donne le champ électrique à travers la zone considérée.

$$E(y) = -q \frac{N_A}{\epsilon_{Si} \epsilon_0} (y - y_d) \quad (1.13)$$

L'intégration du champ électrique donne la relation entre la chute de potentiel et y_d .

$$\psi(y) = \frac{qN_A}{2\epsilon_0 \epsilon_{Si}} (y - y_d)^2 \quad (1.14)$$

En surface ($y=0$) et en régime de forte inversion, l'expression de l'épaisseur maximale de la zone de déplétion $y_{Dep \max}$ devient:

$$y_{Dep \max} = \sqrt{\frac{2\epsilon_0 \epsilon_{Si}}{qN_A} (2\Phi_F)} \quad (1.15)$$

Il en résulte la charge de la zone de déplétion maximale $Q_{Dep \max}$:

$$Q_{Dep \max} = -qN_A y_{Dep \max} = -\sqrt{2qN_A \epsilon_0 \epsilon_{Si} (2\Phi_F)} \quad (1.16)$$

Et donc en définissant le body-factor $\gamma_N = \frac{\sqrt{2qN_A \epsilon_0 \epsilon_{Si}}}{C_{OX}}$:

$$Q_{Dep \max} = -\gamma_N C_{OX} \sqrt{2\Phi_F} \quad (1.17)$$

→ **Expression de la charge d'inversion**

La charge Q_{inv} définie par l'équation (1.6) devient:

$$Q_{inv} = -C_{OX} \left(V_{GS} - \Phi_{MS} + \frac{Q_{Def}}{C_{OX}} - 2\Phi_F \right) + Q_{Dep \max} \quad (1.18)$$

La tension de seuil V_T correspond au potentiel électrique à appliquer sur la grille pour pouvoir créer le canal d'inversion :

$$V_T = 2\Phi_F - \frac{Q_{Dep \max} + Q_{Def}}{C_{OX}} + \Phi_{MS} \quad (1.19)$$

b) Expression du courant de drain linéaire

Le courant de drain est proportionnel à la charge mobile (Q_{inv}) dans le canal et à l'inverse du temps de transit τ des électrons pour traverser le canal de la source au drain. La tension de grille doit d'abord atteindre une tension de seuil V_T pour créer le canal d'inversion. Le temps de transit est le quotient entre la longueur du canal L et la vitesse de l'électron, soit le quotient entre la mobilité μ_0 et le champ électrique à travers le canal (V_{DS}/L).

$$I_{DS} = \frac{Q_{inv}}{\tau} = \frac{C_{OX}WL(V_G - V_T)}{L} = \mu_0 C_{OX} \frac{W}{L} (V_{GS} - V_T) V_{DS} = \beta_0 (V_{GS} - V_T) V_{DS} \quad (1.20)$$

Avec V_{DS} la différence de potentiel entre la source et le drain et $\beta_0 = \mu_0 C_{OX} \frac{W}{L}$ le facteur géométrique.

Une modélisation plus fine permet de prendre en compte la réduction de mobilité pour les porteurs de canal quand leur densité augmente en surface avec la tension de grille :

1. la réduction de la mobilité par le champ électrique vertical en introduisant le paramètre θ . Le potentiel de grille attire naturellement les électrons vers l'interface SiO_2/Si , et les collisions diminuent la mobilité des électrons. Une première approche simplifiée permet d'obtenir :

$$\mu_s = \frac{\mu_0}{1 + \theta(V_{GS} - V_T)} \quad (1.21)$$

Où μ_s est la mobilité effective prenant en compte la réduction de mobilité induit par le champ électrique latéral et μ_0 est la mobilité de l'électron soumis à aucun champ électrique dans le semi-conducteur.

À noter qu'une relation relie le paramètre θ au paramètre μ_0 par l'intermédiaire de la résistance d'accès R_{SD} :

$$\theta = \theta_0 + \frac{W}{L} \mu_0 C_{OX} R_{SD} \quad (1.22)$$

Le facteur θ dépend donc de θ_0 attribué aux collisions avec les phonons et de la résistance d'accès R_{SD} .

2. La saturation de la vitesse de dérive $v_{\max}$ des porteurs : les électrons atteignent la vitesse maximale dans le canal en présence d'un champ électrique latéral avec V_{DS} :

$$\mu_{EFF} = \frac{\mu_s}{1 + \frac{\mu_s V_{DS}}{v_{\max} L_{EFF}}} \quad (1.23)$$

3. La tension électrique V_{DS} peut localement de côté du drain, modifier la valeur V_T et ainsi augmenter le courant. Cette diminution de V_T par la tension de drain est appelée l'effet DIBL (Drain Induced Barrier Lowering)

$$V_T = V_{T0} - \sigma V_{DS} \quad (1.24)$$

Lorsqu'une tension V_{DS} est appliquée, le potentiel du silicium du canal varie tout le long du canal. Il en résulte une variation de la valeur du V_T le long du canal. L'effet de V_{DS} sur V_T est pris en compte par le paramètre α_N relatif au body factor γ_N :

$$\alpha_N = 1 + \frac{\gamma_N}{2\sqrt{2\Phi_F - V_{BS}}} \quad (1.25)$$

L'équation du courant I_{DS} devient :

$$I_{DS} = \mu_{EFF} C_{OX} \frac{W}{L} \left(V_{GS} - V_T - \frac{\alpha_N}{2} V_{DS} \right) V_{DS} \quad (1.26)$$

Cette dernière équation est appelée modèle SPICE (Simulation Program with Integrated Circuit Emphasis) [12].

c) Expression du courant de drain sous le seuil

Le courant sous le seuil est un courant qui circule entre le drain et la source du transistor correspondant au régime d'inversion faible, c'est-à-dire lorsque $V_G < V_T$. Ce courant a pour origine la diffusion des porteurs et sa formulation pour les transistors à canaux longs (pour

éviter les effets DIBL (Drain Induced Barrier Lowering)) peut être exprimée par l'équation suivante :

$$I_{DS} = \mu_0 C_{OX} \frac{W}{L} \phi_t^2 \exp\left(\frac{V_{GS} - V_g}{n\phi_t}\right) \left(1 - \exp\left(-\frac{V_{DS}}{\phi_t}\right)\right) \quad (1.27)$$

Où $\phi_t = \frac{kT}{q}$ et $n = 1 + \frac{C_{Dep}}{C_{OX}}$ avec C_{Dep} est la capacité de la couche de déplétion.

Pour caractériser ce régime, il est usuel de parler de l'inverse de la pente sous le seuil (mV/décade):

$$S = \frac{\partial V_{GS}}{\partial \ln(I_{DS})} \quad (1.28)$$

Plus le facteur S est petit, plus le passage de l'état sous le seuil (transistor bloqué) à l'état inversé (transistor passant) est rapide.

d) Expression du courant de drain en mode saturé

Le courant saturé est le cas particulier où $V_{DS} > V_{GS} - V_T$. La condition d'inversion n'est plus respectée près du drain et le canal se pince. Une zone de forte résistivité se forme et absorbe tout accroissement de V_{DS} près du drain. L'équation du courant devient

$$I_{DS} = \mu_{EFF} C_{OX} \frac{W}{2L} (V_{GS} - V_T)^2 \quad (1.29)$$

Cette modélisation du courant de drain en régime saturé est issue du modèle de Sha [13].

1.2. Défauts dans le système SiO₂/Si

Le dioxyde de silicium (SiO₂) est l'un des éléments les plus importants dans la fabrication des semi-conducteurs. En réalité, l'utilisation généralisée de silicium dans l'industrie microélectronique est principalement imputable au dioxyde de silicium. Le SiO₂ est facile à développer sur le silicium, ainsi que l'interface SiO₂/Si est de bonne qualité et permettre la fabrication des dispositifs MOS fiables.

La plupart des problèmes de fiabilité dans les structures MOS sont liés à des défauts dans l'oxyde. La présence de défauts est préjudiciable à la fois au rendement de la production et à

la fiabilité à long terme. Par conséquent, l'étude de la structure microscopique de ces défauts et leurs propriétés est essentiel pour comprendre la nature de tous les problèmes de fiabilité.

1.2.1. Processus d'oxydation

Bien qu'il y a plusieurs méthodes d'oxydation telles que les oxydations sèches, humides thermiques, l'anodisation plasma, la réaction en phase vapeur, et l'anodisation humide ont été développés pour la croissance des couches de dioxyde de silicium. La technologie la plus dominante est l'oxydation thermique, car elle est la plus simple parmi ses concurrentes et produit un oxyde de grille d'une bonne qualité [14] [15] [16].

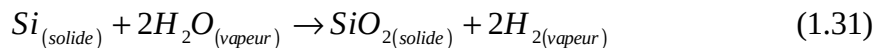
L'oxydation thermique de SiO_2 est obtenu en exposant le substrat de silicium à un environnement oxydant de O_2 ou H_2O à des températures élevées, produisant des couches d'oxyde d'une épaisseur allant de 60 à 10000 Å. L'oxydation du silicium n'est pas difficile car le silicium a une affinité élevée pour former un oxyde stable à la température ambiante [14]. La température élevée utilisée dans l'oxydation thermique sert principalement comme un accélérateur du processus d'oxydation, entraînant des couches d'oxyde plus épaisses par unité de temps.

Selon les espèces d'oxydation utilisées O_2 ou H_2O , l'oxydation thermique de SiO_2 peut être soit sous la forme d'une oxydation sèche (dans lequel l'oxydant est O_2) ou d'une oxydation par voie humide (dans lequel l'oxydant est H_2O). Les réactions d'oxydations sèche et humide sont données par :

Pour l'oxydation sèche :



Pour l'oxydation par voie humide :



a) L'oxydation thermique rapide

L'oxydation thermique classique a des effets indésirables sur la qualité de dispositif tels que la distribution élevée des impuretés dans le substrat et à l'interface SiO_2/Si en raison d'utilisation d'une température élevée pendant une longue période. Il est important de

contrôler et de minimiser ces effets. Cette tâche est réalisée par le contrôle précis de la température d'oxydation en utilisant la technique d'oxydation thermique rapide (OTR).

Au cours d'OTR, la plaquette (wafer) est chauffée rapidement à partir d'une basse à une température élevée ($T > 900^\circ\text{C}$). La plaquette reste à cette température élevée pendant un court temps, ensuite elle est ramenée rapidement à une basse température. Le taux de températures typiques va de 10 à 250°C/s , comparativement à environ 0.1°C/s pour l'oxydation thermique classique. Les durées d'OTR à des températures élevées varient entre 1s et 5 min. Cela rend l'OTR très approprié pour développer des couches minces d'oxyde ($< 40\text{ nm}$), où un contrôle précis de la température et le temps d'oxydation sont importants pour maîtriser la distribution des impuretés.

b) Nitruration d'oxyde

Le SiO_2 a été le principal matériau pour le diélectrique de la grille pendant plus de trois décennies. Les oxydes nitrures de silicium (SiO_xN_y) sont révélés d'être de bons candidats pour remplacer le SiO_2 pur. L'azote peut être incorporé dans SiO_2 en utilisant soit l'oxydation thermique ou les méthodes de nitruration de plasma.

c) Oxydation nitruration thermique

Dans l'oxydation nitruration thermique (ONT), les espèces d'azote comme le nitrique (NO), (NO_2) ou l'ammoniac (NH_3) sont ajoutées à l'oxydation ambiante pendant la croissance de SiO_2 ou introduites à la poste d'oxydation recuit. Le nitrique (NO) est la principale espèce responsable de l'incorporation d'azote dans la couche. Une accumulation d'azote inter-faciale et d'azote de substrat à travers la couche est renforcée au cours de l'oxydation-nitruration de silicium. La concentration d'azote et sa distribution à travers l'oxyde sont très sensibles aux paramètres de traitement.

d) Oxydation nitruration plasma

Le processus oxydation nitruration plasma (ONP) a été établi comme une méthode standard de formation des grilles ultraminesces. L'avantage de la méthode ONP de SiO_2 est dans sa capacité de contrôle d'épaisseur de la couche de diélectrique. En outre, puisque c'est plasma, un processus non thermique, l'azote peut être incorporé beaucoup plus précis que pour les méthodes thermiques.

1.2.2. Structure de SiO_2 amorphe

La structure de SiO_2 est de la forme cristalline. La silice cristalline existe en plusieurs variétés et possède un réseau qui préserve un ordre à longue distance.

D'autre part, le SiO_2 amorphe possède un ordre à court distance en raison de la présence du SiO_4 tétraèdres qui sont les éléments constitutifs de la structure. Ces éléments sont pratiquement invariants, et sont reliés les uns aux autres par des liaisons Si-O-Si avec de angles variantes [17]. Le désordre observé de longue distance n'est pas due à des liaisons cassées mais à la flexibilité d'angle de liaison θ , voir figure 1.5. Cet angle peut varier de 120° à 180° , sa valeur la plus probable étant de l'ordre de 140° .

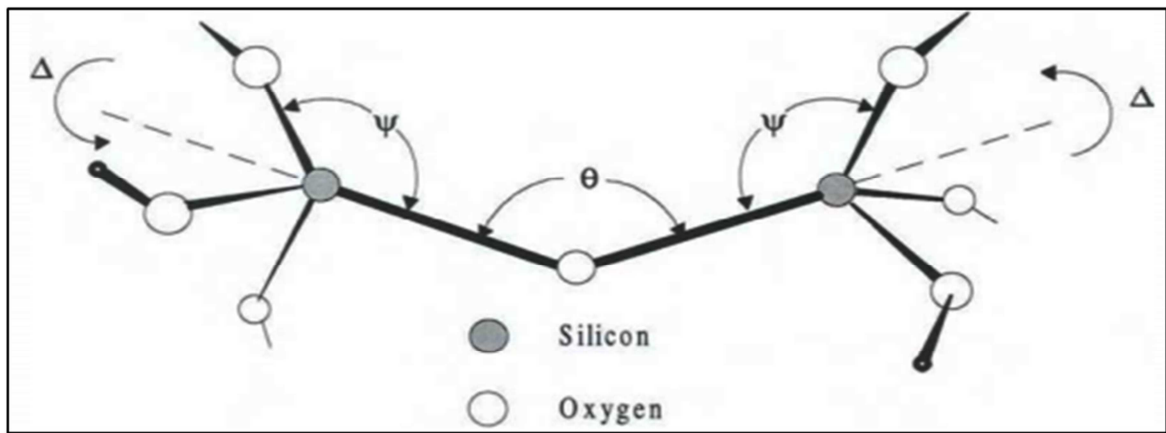


Figure 1. 5 : Schéma de la structure de SiO_2 amorphe

Pour illustrer la flexibilité de la liaison Si-O-Si, la variation de l'énergie de liaison avec l'angle de liaison a été calculée [17]. Cette étude montre que l'énergie de liaison varie très peu (0.1 eV) lorsque θ varie entre 120° et 180° . Cependant, cette énergie augmente rapidement pour des valeurs d'angles plus petits (1 eV lorsque $\theta = 100^\circ$).

Les liaisons entre les blocs élémentaires peuvent également pivoter ou se resserrer, soit pour minimiser l'énergie de liaison si l'espace disponible est suffisant, ou s'adapter aux contraintes de leur environnement immédiat. Par exemple, l'angle de rotation de tétraèdre Δ (voir figure 1.5) peut varier de 0 à 120° , tandis que la variation de l'énergie de liaison est égale seulement à 0.05 eV.

La principale différence entre un matériau amorphe et un matériau cristallin est que le deuxième possède une structure unique répétée à l'infini, tandis qu'un matériau amorphe comme le SiO_2 possède seulement un ordre local. Donc, une structure amorphe n'est pas définie d'une manière unique. Il en résulte que même pour de petites variations des conditions

de procédé peuvent engendrer un effet significatif sur les propriétés de l'oxyde. Ces propriétés dépendent de la distribution des angles des liaisons.

En raison de la grande variété de techniques de fabrication (oxydation thermique, implantation ionique, dépôt, ...), et les conditions de procédé, la structure réelle de la silice amorphe contient de nombreux défauts.

1.2.3. Défauts dans l'oxyde SiO₂ amorphe

Avant de classer les défauts en différentes familles, il est important de noter que, d'un point de vue physique, tout écart par rapport au réseau idéal ou parfait des structures tétraédriques, peut être considéré comme un défaut structural.

D'autre part, du point de vue électronique, le mot défaut désigne souvent un défaut électrique actif. En d'autres termes, l'approche physique comprend tous les types de défauts quel que soit leur état de charge, tandis que dans la pratique, on préfère souvent d'utiliser le mot «défaut» lorsque le site est électriquement actif et «precursor» lorsque le site est neutre. La plupart des défauts natifs sont neutres et ne peuvent pas être détectés immédiatement après le processus de fabrication. Ils ne peuvent être révélés qu'après une excitation extérieure, en modifiant leur état de charge (neutre → actif). Par conséquent, les défauts électriquement actifs n'apparaissent que lorsque le dispositif électronique est utilisé, ce qui conduit finalement à une dégradation des performances.

1.2.4. Défauts intrinsèques

A ce jour, au moins neuf différentes sources de défauts électriquement actifs ont été identifiées dans le SiO₂ amorphe. Ces différents types de défauts sont présentés ci-dessous.

a) Identification par Electronic Paramagnetic Resonance (EPR)

Les défauts intrinsèques sont essentiellement connus à travers la technique EPR. Elle est le principal outil qui permet l'identification de la structure microscopique des défauts. Le signal observé par cette méthode correspond à l'absorption d'une énergie des rayonnements micro-ondes par un électron non apparié soumis à un champ magnétique de balayage continu. En effet, un atome paramagnétique possède un électron non apparié. La différence d'énergie entre les deux états quantique de spin (le moment angulaire intrinsèque de nombre quantique 1/2) est $E = h\nu = g\beta H$, ou ν est la fréquence des micro-ondes, h est la constante de Planck, H est la valeur du champ magnétique, β est le magnéton de Bohr ($\beta = eh / 4\pi mc$), et g est un tenseur donnant des informations sur la symétrie du défaut. Par conséquent, un

défaut ne peut être détecté que s'il (le défaut) possède une liaison pendante, c'est-à-dire s'il est paramagnétique.

Le défaut diamagnétique a un moment électronique nul, et donc aucun signal EPR ne peut être mesuré. Cependant, ce n'est pas un problème majeur parce que l'état de charge d'un défaut donné peut varier, et il existe souvent un état dans lequel le défaut est paramagnétique. Certains défauts paramagnétiques sont neutres, tandis que d'autres sont positivement ou négativement chargés. C'est ce qui explique pourquoi il est difficile d'établir une corrélation entre l'évolution de la densité de défauts paramagnétiques avec la densité total de la charge piégée [17].

b) Les défauts liés à une lacune d'oxygène

La famille de défauts liés à la présence d'une lacune d'oxygène est probablement la plus connue. Pour utiliser un modèle simple, les défauts de cette famille sont constitués de deux tétraèdres voisins dont la liaison d'atome d'oxygène est absente, il est présenté par :



Ce défaut est diamagnétique et électriquement neutre. Il est donc impossible de le détecter ni par la technique EPR ni par d'autres méthodes. Toutefois, un trou peu coïncider sur la vacance et modifie la structure des défauts. Après le piégeage de trou, l'un des atomes de silicium possède un électron non apparié, situé sur un orbital balançant sp^3 et reste dans une configuration tétraèdre. L'autre atome de silicium porte la charge positive piégée (le trou piégé) et détend dans le plan de ses trois oxygènes voisins restants, comme illustré dans la figure (1.6). Cette relaxation asymétrique est possible grâce à la flexibilité de la liaison Si—O—Si. La caractéristique principale de ce type de défauts est que l'électron non apparié est paramagnétique et il est détecté facilement par la technique EPR à température ambiante.

Le défaut construit sur une lacune asymétrique détendue d'oxygène est appelé "E' center". La caractéristique commune de tous les "E' center" est qu'ils tous possèdent une structure paramagnétique $O_3 \equiv Si^\bullet$. Cette structure conserve sa configuration tétraèdre sp^3 . Ces défauts existent dans une assez grande variété, les trois "E' center" les plus connus sont: E'_γ , E'_β et E'_α .

c) E'_γ centre

La structure obtenue par le piégeage d'un trou sur une lacune d'oxygène est le " E'_γ center" , ce qui est l'équivalent en silice amorphe de " E'_1 center" identifié en quartz [17]. Cette création de défaut peut s'écrire :

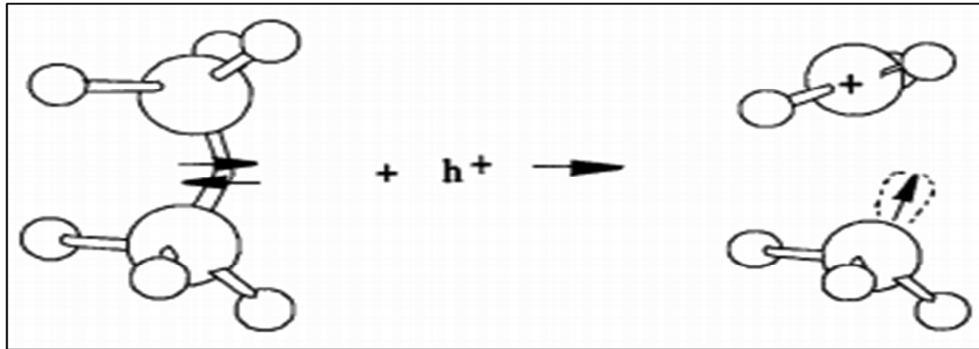
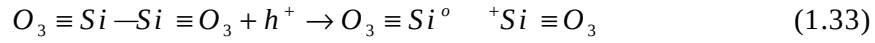


Figure 1. 6 : Représentation schématique de la formation de E'_γ centre

d) E'_β centre

Certain " E' center" peuvent être neutre électriquement, tel que par exemple " E'_β center". Dans ce cas la charge positive est passivée par un atome d'hydrogène. Deux modes possibles de génération de ce " E' center" sont illustrés dans la figure (1.7). Le " E'_β center" peut être décrit par :

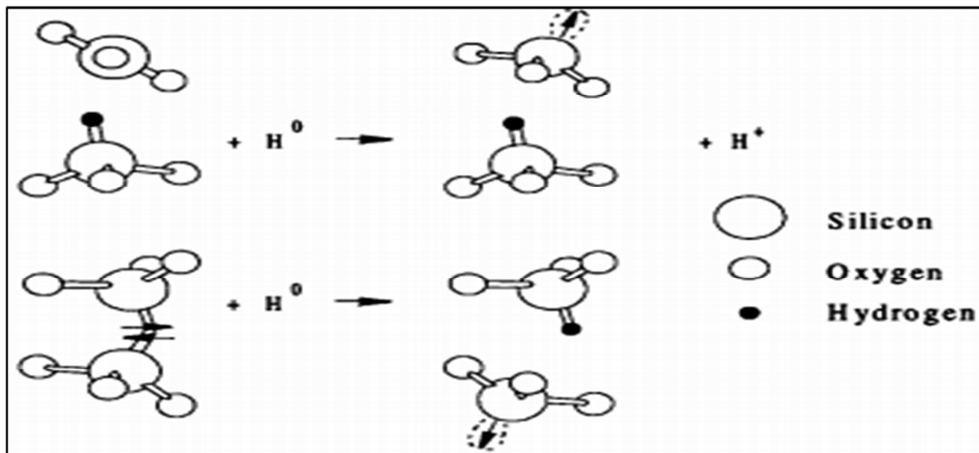


Figure 1. 7 : Représentation schématique de la formation de E'_β centre

e) E'_a centre

"E' center" diffère des deux autres "E' center" car ce défaut est plutôt une liaison Si—O—Si normale. La capture d'un trou par un tel défaut, voir la figure (1.8), peut être écrite sous:

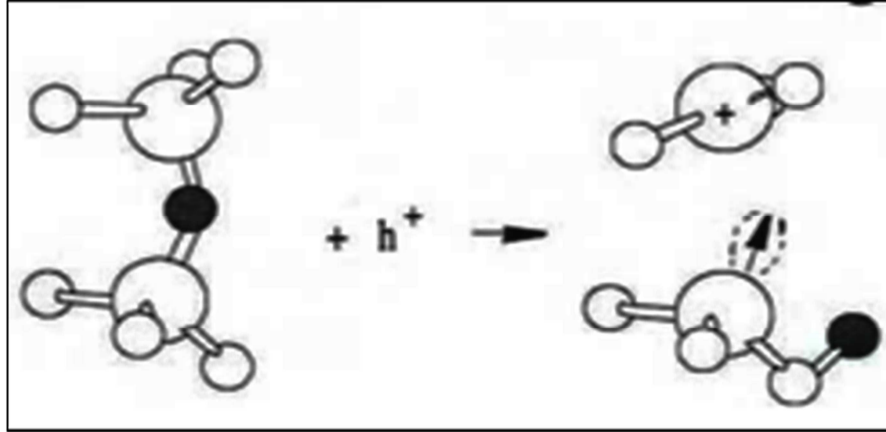
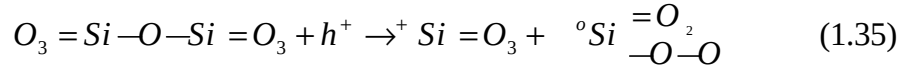
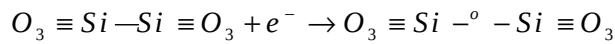


Figure 1. 8 : Représentation schématique de la formation de E'_a centre

En outre, les calculs théoriques [18] réalisés sur un cristal de quartz ont montré que la lacune d'oxygène neutre pourrait également piéger un électron.



Dans ce cas, la profondeur de l'énergie du piège d'électron est estimée à environ 1 eV en dessous de la bande de conduction. Théoriquement, ce défaut de charge négatif doit être paramagnétique, mais à ce jour, cela n'a pas été confirmée expérimentalement. Notons que ces calculs théoriques ont été effectués pour un cristal de quartz mais pas pour la silice amorphe.

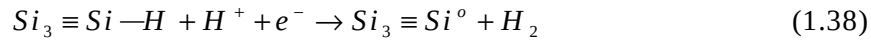
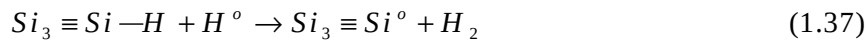
f) Défauts à l'interface SiO_2/Si – les états d'interface

Les défauts mentionnés ci-dessus sont dues à une modification de la structure du matériau. En raison des différences qui existent entre la structure du silicium cristallin et l'état amorphe de SiO_2 (désaccord de maille), d'autres défauts existent à l'interface SiO_2/Si .

Il existe certains types de défauts paramagnétiques à l'interface SiO_2/Si , appelés " P_b center". Ces défauts comportent un atome de silicium tri-coordonné, lié à trois atomes de silicium du substrat, et qui possède une liaison pendante (électron paramagnétique) perpendiculaire à l'interface et dirigées vers l'oxyde, voir la figure (1.9). Un " P_b center" peut être représenté par :

$$Si_3 \equiv Si^o \quad (1.36)$$

Actuellement, dans les technologies d'oxyde de grille utilisées, les états d'interface sont passivées par des atomes d'hydrogènes, ce qui conduit à la formation des groupes $Si_3 \equiv Si-H$. Sous l'effet d'un stress (champ électrique, irradiation..), une dépassivation des états d'interface se produise. Les mécanismes exacts de la création et l'évolution des états d'interface pendant et après le stress sont encore un sujet de débat. Toutefois, un consensus relatif a été atteint sur la participation des espèces hydrogénés à ce processus (H_2 , proton H^+ , ou l'hydrogène atomique H^o , ou d'autres éléments). Les réactions chimiques peuvent être décrire par:



Cependant, les "P_b center" ne représentent qu'une contribution aux états d'interface, et il existe sûrement d'autres défauts à l'interface. Les "P_b center" sont les seuls défauts d'interface observés par EPR [19].

Trois versions de ce type de défaut paramagnétique ont été observées par EPR, à savoir, P_b, P_{b0} et P_{b1}. Leur présence dépend de l'orientation cristalline du substrat de silicium. La liaison pendante trouvée dans les substrats (111) est appelé le "P_b center". Le "P_{b1} center" et le "P_{b0} center" sont ceux observés dans les substrats (100).

La structure microscopique de "P_{b0} center" est très proche de celle du défaut P_b décrit ci-dessus.

D'autre part, il n'existe pas une description précise de la structure microscopique de "P_{b1} center". La structure microscopique postulée de ce défaut paramagnétique pourrait être :



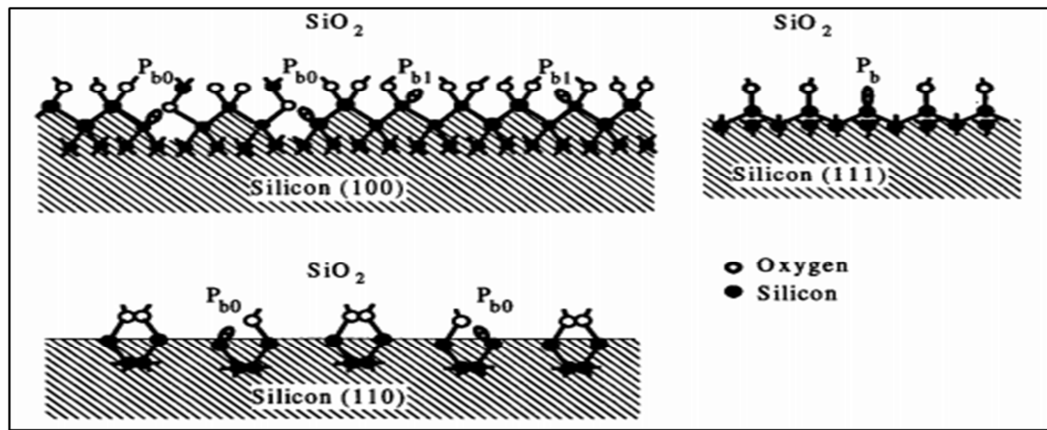


Figure 1. 9 : Schéma du défaut d'interface typique P_b [17]

1.3. Negative Bias Temperature Instability (NBTI)

1.3.1. Contrainte NBT

La contrainte NBT ou NBTS vient de l'anglais « Negative Bias Temperature Stress », sous-entendu un potentiel électrique négatif appliqué sur la grille d'un transistor MOS dans un milieu à haute température. Concrètement, le dispositif est placé dans un four ou dans un environnement chaud, et les quatre connecteurs qui sont la grille, la source, le drain et le substrat sont reliés à un générateur de tension appliquant une tension négative entre la grille et l'ensemble Source-Substrat-Drain, voir la figure (1.10).

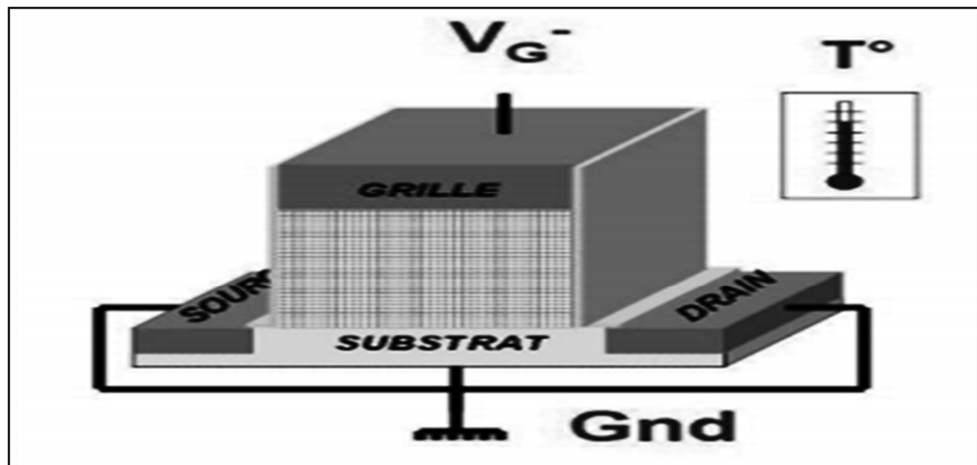


Figure 1. 10 : Configuration électrique d'une contrainte NBT [9]

Cette configuration électrique peut être utilisée pour des dispositifs NMOS et PMOS. La plage de température varie de 25 à 200°C, et le potentiel de grille de 2-3 fois V_{DD} (V_{DD} étant la tension typique d'utilisation du dispositif). La température doit rester un paramètre accélérant le mécanisme de dégradation et ne doit pas modifier chimie et/ou la structure du

dispositif. Une température supérieure à 250-300°C provoque des modifications. Ce point n'est pas traité dans notre travail.

Une contrainte PBT (Positive Bias Temperature Stress) ou PBTS est, par analogie, une contrainte avec un potentiel positif sur la grille et à haute température. Plus généralement, le BTS (Bias Temperature Stress) correspond à l'ensemble des contraintes NBTI et PBTS. La contrainte NBT-inhomogène fait référence à une contrainte pour laquelle le potentiel électrique du drain est plus élevé (ou moins élevé) que le potentiel électrique de la source, voir figure (1.11).

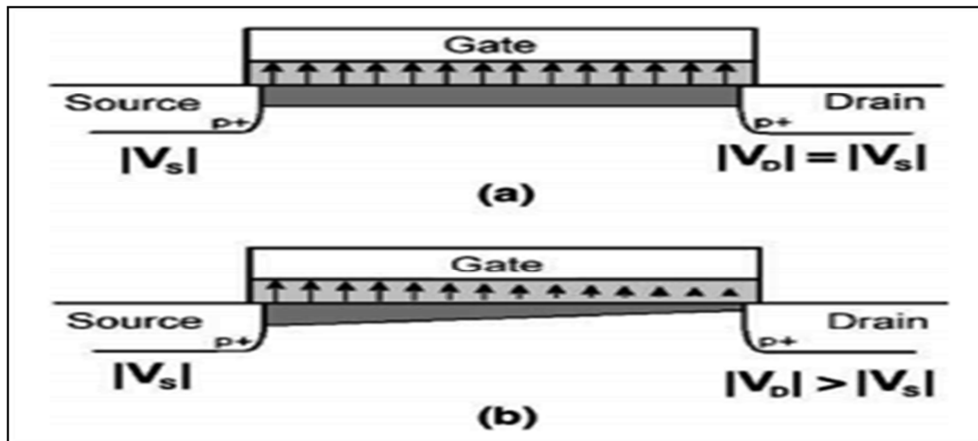


Figure 1. 11 : La contrainte NBT pour $V_D = V_S$ et la contrainte NBT-inhomogène lorsque $V_D > V_S$ [20]

1.3.2. Définition du NBTI

Le NBTI est défini par « toute dérive des paramètres électriques du transistor sous une tension de grille négative (à bas champ électrique $< 8\text{MV/cm}$) et à hautes températures ». À l'origine du terme, les instabilités des paramètres électriques sont provoquées par la migration des ions Na^+ dans des oxydes, relativement épais, et révélées par une contrainte du type NBT. Puis par la suite, la configuration de la contrainte et les symptômes sont très proches, le terme NBTI a été conservé pour les phénomènes de dégradation. Les contaminations ioniques ne sont plus répertoriées comme NBTI. Le NBTI est étudié le plus souvent sur le PMOS car la dégradation y est beaucoup plus importante que sur le NMOS [21]. De plus, une configuration NBT sur le NMOS est rare dans la vie du dispositif dans un circuit, et le risque de sa défaillance est négligeable.

1.3.3. Piégeage responsable de la dégradation NBTI

Il est reconnu que les défauts responsables de la dégradation NBTI sont les « P_b center » pour les défauts d'interfaces [22] et le « E' center » dans l'oxyde. Ces derniers (P_b et E' center)

sont des défauts paramagnétique [18], c'est-à-dire ils contiennent un électron non apparié (paragraphe 1.2.4). Malgré le nombre important des travaux sur la microstructure des défauts induit par le NBTI, les propriétés microscopiques de ces pièges (énergie dans la bande interdite, énergie d'activation, ...) reste jusqu'à aujourd'hui inconnues. Les défauts « P_b center et E' center » ne peuvent pas expliquer les phénomènes de la dégradation NBTI tel que la relaxation rapide et la dynamique de la dégradation dans le temps. Nous pensons que le NBTI induit d'autre type de défauts hors que les défauts paramagnétiques. Alors pour confirmer cette hypothèse, nous envisageons de faire un stress NBTI sous un champ magnétique, cela dans le but d'orienter les spins des électrons de la bande de conduction et les spins des défauts (P_b et E') pour exclure le piégeage des électrons libres par ces défauts, voir la figure (1.12).

Pour arriver à notre objectif (faire un stress NBTI sous un champ magnétique), nous proposons de réaliser une bobine d'Helmholtz commandée qui fait l'objet du chapitre suivant.

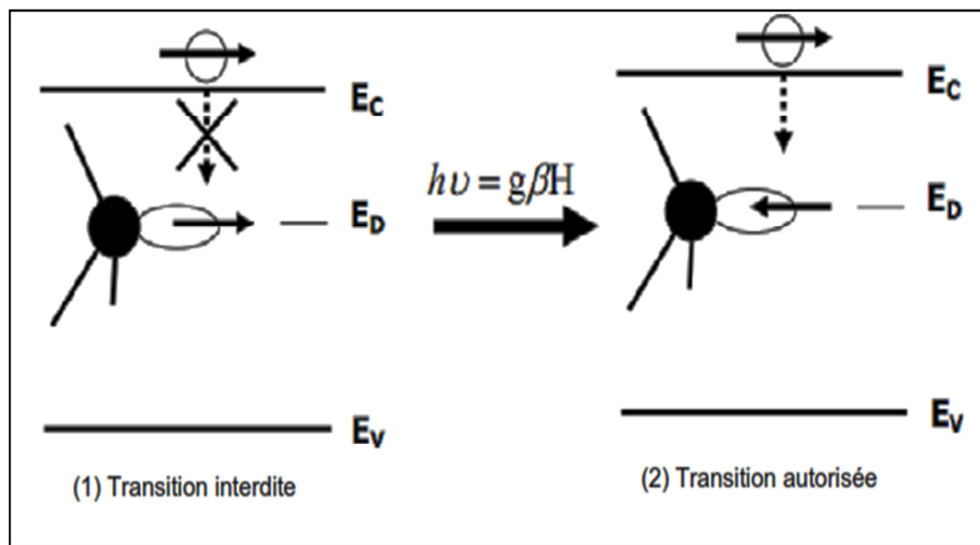


Figure 1. 12 : Piégeage des électrons libres par les défauts, (1) transition interdite, (2) transition autorisée [23]

Chapitre II: Conception et réalisation d'une bobine d'Helmholtz commandée

Dans le chapitre précédant, nous avons présenté la structure des dispositifs MOS, leurs défauts et la dégradation NBTI. Dans le présent chapitre, nous présentons les différentes étapes de conception et de réalisation d'une bobine d'Helmholtz commandée par un ordinateur, que nous allons l'utiliser pour étudier la fiabilité des structures MOS.

2.1. Conception de la bobine d'Helmholtz

La bobine d'Helmholtz est une paire parallèle de deux bobines similaires montées en série de telle sorte que le courant passe dans la même direction de chaque bobine. Les bobines sont espacées par une distance égale au rayon R . Le principe de base est que les bobines produisent un champ magnétique uniforme au milieu des deux bobines. Cet arrangement a été inventé par le physicien allemand Hermon Von Helmholtz. L'intensité du champ magnétique est directement proportionnelle au nombre de spires et le courant à travers la bobine. Le champ magnétique uniforme est obtenu grâce à la sommation des champs parallèles à l'axe verticale de deux bobines. Par l'application de la règle de la main droite, les champs perpendiculaires à l'axe commun s'annulent et les champs parallèles de la même direction se renforcent mutuellement. Cela se traduit par le champ magnétique uniforme dans la région entre les bobines [24] [25] [26].

2.1.1. Matériels et méthodes

a) Théorie

L'induction magnétique B est obtenue en résolvant l'équation de Biot & Savart [27].

$$B = \nabla \times \left(\mu_0 I / 4\pi \int (ds / R) \right) \quad (2.1)$$

Avec

μ_0 : La perméabilité de l'espace (air) libre,

I : Le courant de la bobine,

R : La distance à partir d'un point d'observation,

ds : Le segment infinitésimal de la boucle de courant.

Le champ magnétique le long de l'axe engendré par les deux bobines est donné par l'équation suivante :

$$B_z = \mu_0 a^2 I / 2 \left[\left(a^2 + (d - z)^2 \right)^{-\frac{3}{2}} + \left(a^2 + (d + z)^2 \right)^{-\frac{3}{2}} \right] \quad (2.2)$$

Pour une bobine ayant N spires, l'expression de la densité de champ magnétique est

$$B_z = \mu_0 a^2 N I / 2 \left[\left(a^2 + (d - z)^2 \right)^{-\frac{3}{2}} + \left(a^2 + (d + z)^2 \right)^{-\frac{3}{2}} \right] \quad (2.3)$$

Lorsque l'équation est résolue pour $z = 0$, au centre de l'axe entre les deux bobines, l'équation (3) s'écrit comme suite:

$$B_z = (8/5)^{\frac{3}{2}} \mu_0 N I / a \quad (2.4)$$

Pour $a = R$, l'équation du champ magnétique au centre de l'axe entre les bobines est décrite par :

$$B = 0.899178 \frac{N I}{R} \quad (2.5)$$

Où

B : le champ magnétique (Gauss)

R : le rayon de bobines (cm)

N : le nombre de spires sur chaque bobine

I : le courant à travers chaque tours de fil (en Ampères).

En utilisant l'équation (5), avec $N=268$ tours de fil de cuivre (Cu) et $I=10$ A, ce qui donne une intensité du champ magnétique d'environ 104 Gauss.

b) Considération de conception

1. Le rayon moyen des faisceaux d'une bobine doit être égal à la distance moyenne entre les deux bobines.
2. Pour obtenir une meilleure performance, il faut que la largeur et l'épaisseur (profondeur) de la bobine ne doit pas dépasser 1/10 de diamètre de la bobine.
3. Le diamètre de la bobine doit être au moins 3 ou 4 fois la longueur de l'échantillon.
4. Le châssis et les raccords doivent être effectués par des matériaux amagnétiques (non-magnétiques).
5. Pour les enroulements, on doit utiliser un fil de cuivre de haute conductivité [24].

c) Approche mathématique

Selon le principe de base des bobines d'Helmholtz, « la distance moyenne entre les deux enroulements doit être égale au rayon de la bobine ».

C'est-à-dire $R = H$

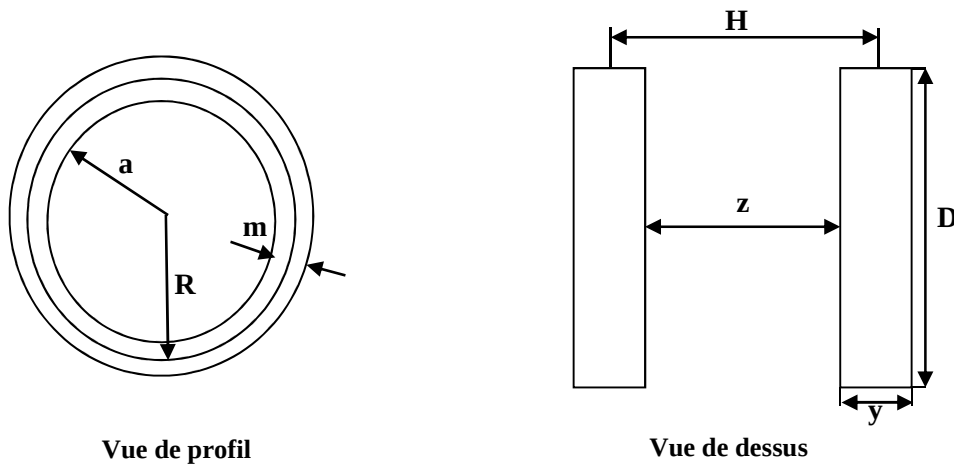


Figure 2. 1 : Construction de la bobine

Où :

y : La largeur de la bobine,

z : La distance interne entre les deux bobines,

a : Le rayon de la surface intérieure de la bobine,

m : L'épaisseur de la bobine.

Une approche mathématique simple est utilisée :

$$R = H = a + \frac{m}{2} = z + y \quad (2.6)$$

($\frac{m}{2}$ prise comme la moyenne de la profondeur de la bobine)

i) Intensité du champ magnétique

Pour stabiliser l'intensité du champ magnétique à 100 Gauss pour 10A, le rayon de la bobine est considéré comme 23.25 cm et le nombre de spires comme 268.

$$\begin{aligned} \text{De l'équation (5)} \quad B &= 0.899178 \frac{NI}{R} \\ B &= 0.899178 \times 268 \times 10 / 23.25 \\ &= 103.65 \text{ Gauss} \end{aligned}$$

Soit g le nombre de tours dans une couche (étage), ' h ' le nombre de couches. Pour 268 spires, les valeurs de ' g ' et ' h ' sont respectives 22 et 12.

Pour garder la forme circulaire de l'enroulement, on ajoute à la première et à la dernière couche deux tours à chacune.

Nous avons utilisé un fil de cuivre (16SWG) ayant un diamètre de 1.7 mm, une résistance linéique de $8.28 \Omega / km$ et une densité de $8.9 g / cm^3$.

$$\text{La largeur de la bobine } y = (g + 2) \times 0.17 = 24 \times 0.17 = 4.08 \text{ cm}$$

$$\text{La profondeur de la bobine } m = h \times 0.17 = 12 \times 0.17 = 2.04 \text{ cm}$$

$$\text{De l'équation (2.6)} \quad a + \frac{m}{2} = z + y$$

Pour un rayon moyen de 23.27 cm, la distance x entre les deux bobines est égale à 19.2 cm et le rayon intérieur a de chaque bobine est égal 22.25 cm.

$$R = a + \frac{m}{2} = 22.25 + \frac{2.04}{2} = 23.27 \text{ cm}$$

$$H = z + y = 19.2 + 4.08 = 23.28 \text{ cm}$$

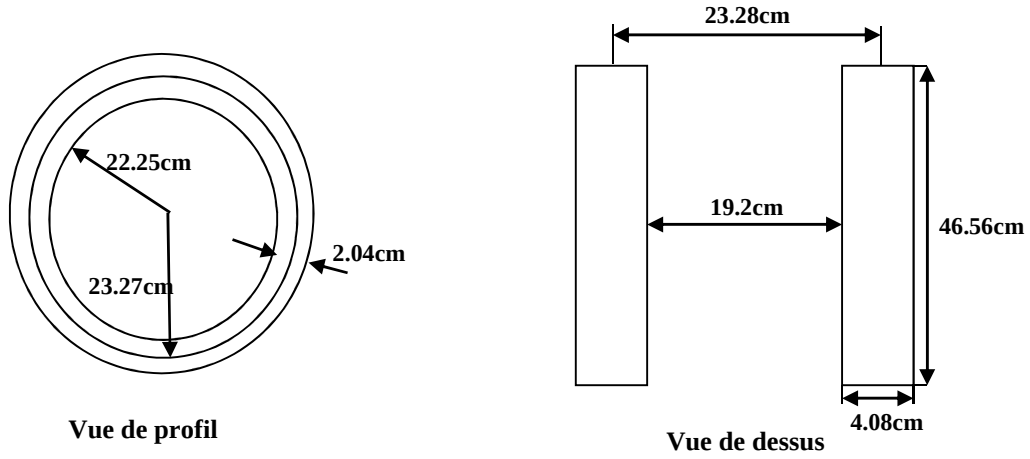


Figure 2. 2 : Dessin de conception de la bobine

ii) Calcul de la résistance de la bobine

On considère $R_1, R_2, \dots, R_h$ les rayons de chaque étage de la bobine, $(r + d)$ le diamètre du premier étage, r le rayon interne de la bobine ($r = a$), g est le nombre de tours par couche, h le nombre des couches (étage), d le diamètre du fil et m la profondeur d'enroulement, l'expression du rayon moyen est donnée par l'équation (2.6).

La longueur du fil par enroulement est :

$$\begin{aligned}
 l &= [g \times (2\pi r + 2\pi R_1 + 2\pi R_2 + \dots + 2\pi R_h)] + [2(2\pi r) + 2(2\pi R_h)] \\
 &= [2\pi g(r + (r + d) + (r + 2d) + \dots + (r + hd))] + [4\pi(r + (r + hd))] \\
 &= [2\pi g(r + h \times r + (d + 2d + \dots + hd))] + [4\pi(2r + h \times d)] \\
 &= \left[2\pi g \left(r + h \times r + d \times \frac{h(h+1)}{2} \right) \right] + [4\pi(2r + m)] \\
 &= \left[2\pi g \left(r(h+1) + \frac{d \times h}{2}(h+1) \right) \right] + \left[8\pi \left(r + \frac{m}{2} \right) \right] \\
 &= \left[2\pi g(h+1) \left(r + \frac{m}{2} \right) \right] + \left[8\pi \left(r + \frac{m}{2} \right) \right] \\
 &= [2\pi g(h+1)R] + [8\pi R]
 \end{aligned} \tag{2.7}$$

La résistance linéique du fil est égale à $8.28 \Omega / km$ (pour le Cu16SWG "fiche technique de fil").

La longueur totale du fil (les deux bobines ensemble) peut être calculé par:

$$L = 2 \times l = 2 \times \left(\left[2\pi g (h+1)R \right] + [8\pi R] \right)$$

Nous avons trouvé une longueur L égale à 84801.64 cm

La résistance du fil utilisé est égale à $8.28 \times 10^{-5} \times 84801.64 \approx 7\Omega$

iii) Calcul de la masse du fil utilisé

La masse du fil utilisé peut être calculé par l'équation suivante :

$$M = \text{Densité} * \text{Volume} = 8.9 \times \left(\pi \times \left(\frac{0.17}{2} \right)^2 \times 84801.64 \right)$$

Soit une masse M égale à 17.131 kg

iv) Sensibilité de la bobine

La mesure précise du champ magnétique généré par rapport au courant fourni est parfois appelé sensibilité de la bobine. Elle est exprimée en Gauss / Ampère, la sensibilité de la bobine à réaliser est calculé par l'équation (5) pour un courant de 1 A.

La sensibilité calculée est de 10.35 Gauss / Ampère

2.2. Réalisation de la bobine

La bobine d'Helmholtz a été conçue pour supporter jusqu'à 10 Ampères de courant et 150°C de température. La structure a été construite à l'aide d'une tôle de 1 mm coupée et soudée en forme circulaire avec les dimensions désirées (R=23,27 cm, m=2,04 cm). Une plaque de contreplaqué de forme cylindrique est posée sur le support en tôle déjà préparée, dans le but de faciliter le glissement de l'enroulement sur le support. Des plaques de bois circulaires, dans les cotés de support ont été utilisé pour donner une forme cylindrique pour chacune des deux parties de la bobine. Des boulons, des grandes rondelles, un papier collant et une colle ont été utilisé pour avoir une bonne fixation de la structure. Le bobinage de cuivre est fait manuellement. Des connecteurs ont été utilisés pour les bornes de chaque enroulement. Les deux enroulements peuvent être utilisés soit en mode série ou en mode parallèle. Le mode série a été choisi pour l'expérience.

Chaque enroulement a un diamètre de 44.5 cm avec 268 spires en fil de cuivre. Une table à plexi-glass est fixée au centre de la structure de sorte que les positifs peuvent être exposés au champ magnétique uniforme. Les pièces métalliques et les ongles sont évités lors de la construction de la bobine pour assurer un minimum de distorsion et une meilleure homogénéité du champ magnétique à l'intérieur du volume d'essai. La bobine d'Helmholtz peut être alimentée soit par un courant alternatif ou un courant continu. Nous avons utilisé une source d'alimentation en courant continu. Le champ magnétique, généré par la bobine, a été mesuré par un gaussmètre que nous avons réalisé à base d'un capteur à effet Hall.

N°=	Spécification	Valeur
1	Type	3D
2	Nombre de tours par enroulement	268
3	Fil	16SWG
4	Résistance totale	7 Ω
5	Diamètre de la bobine	44.5cm
6	Largeur de la bobine	4.08cm
7	Profondeur de la bobine	2.04cm
8	Matériel de construction	Amagnétique
9	Voltage	70V
10	Masse de la bobine	17.131kg
11	Intensité du champ magnétique	100Gauss

Tableau 2. 1 : Spécifications de la conception

2.3. Alimentation de la bobine

Pour avoir un courant continu de 10 A traversant le fil de la bobine (7 Ω de résistance) nous avons réalisé un bloc d'alimentation constitué d'un autotransformateur, d'un pont redresseur double alternances (pont mixte) dont les gâchettes des deux thyristors sont commandées par un microcontrôleur (PIC16F876A) et une capacité pour le filtrage. Plus de détails sont présentés dans les paragraphes suivants.

2.3.1. Principe de l'alimentation électrique réalisée

La bobine d'Helmholtz est conçue pour générer un champ magnétique de 100 Gauss . A cet effet, l'alimentation est dimensionnée pour supporter un courant continu supérieur a 10 A . La tension peut varier de 0 à 110V .

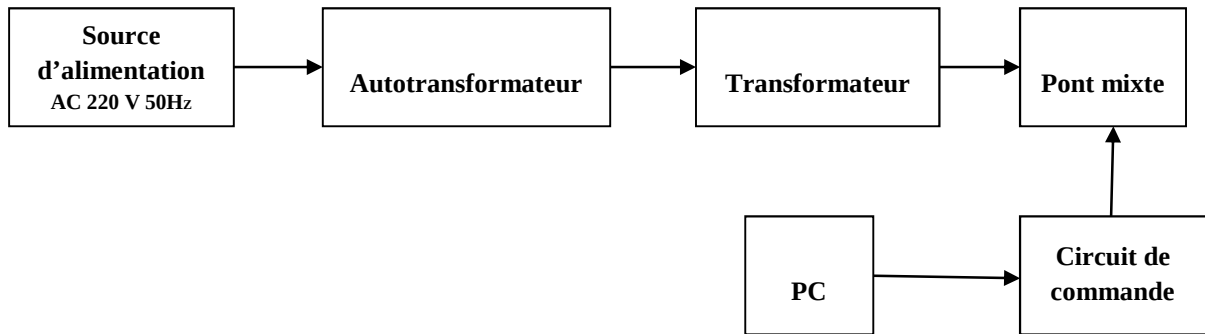


Figure 2. 3 : Schéma synoptique de l'alimentation électrique réalisée

Pour réaliser notre alimentation, nous avons utilisé un transformateur monophasé avec un secondaire à plusieurs sorties, un autotransformateur pour varier la tension du primaire du transformateur, un contacteur dans la partie commande de l'alimentation, des disjoncteurs pour protéger le matériel (câbles et appareils) et les utilisateurs, une thermistance pour protéger le transformateur et les conducteurs du courant nominal de l'installation contre l'échauffement et permettre aux appareils d'assurer une protection contre les surcharges et les courts-circuits. Nous avons utilisé deux ponts redresseurs, un pont à quatre diodes pour une commande manuelle de l'alimentation et un pont mixte constitué de deux diodes et deux thyristors pour une commande automatique (à base d'un microcontrôleur de type PIC16F876A) de l'alimentation. Aussi, un condensateur de 1000 μ F a été utilisé pour le filtrage après le redressement.

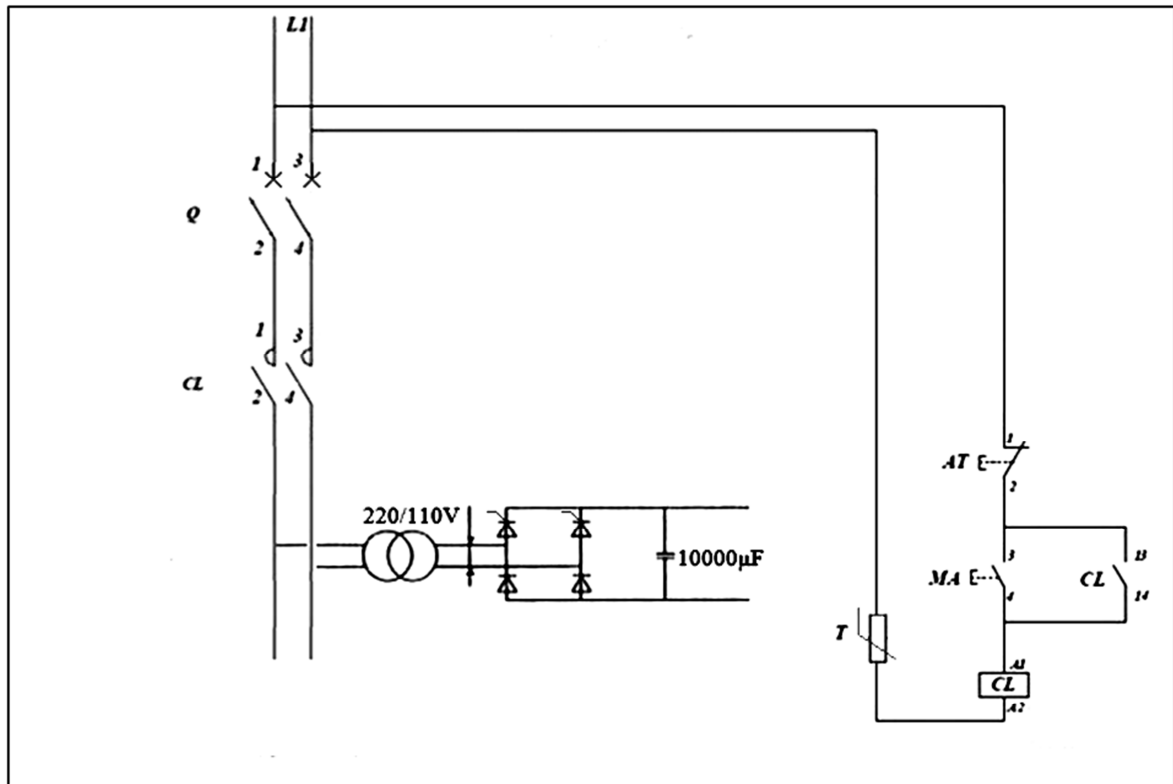


Figure 2. 4 : Circuit de puissance et circuit de commande de l'alimentation

Avec

Q : disjoncteur

CL : contacteur

AT : bouton arrêt

MA : bouton marche

T : thermistance

2.3.2. Les différentes parties du circuit de commande

Dans cette partie, on va décrire les principales parties de la commande numérique du pont mixte (à base de PIC16F876A).

Nous avons réalisé un circuit électronique qui permet de commander le pont mixte à thyristors à base d'un microcontrôleur (PIC16F876A), un circuit pour détecter le passage par zéro de la tension alternative à la sortie de transformateur et un étage d'amplification du courant, voir annexe (A).

a) Pont mixte

Le pont mixte est construit en utilisant deux diodes de puissance (réf : 22R2) et deux thyristors (réf = BTY79), voir la figure (2.5).

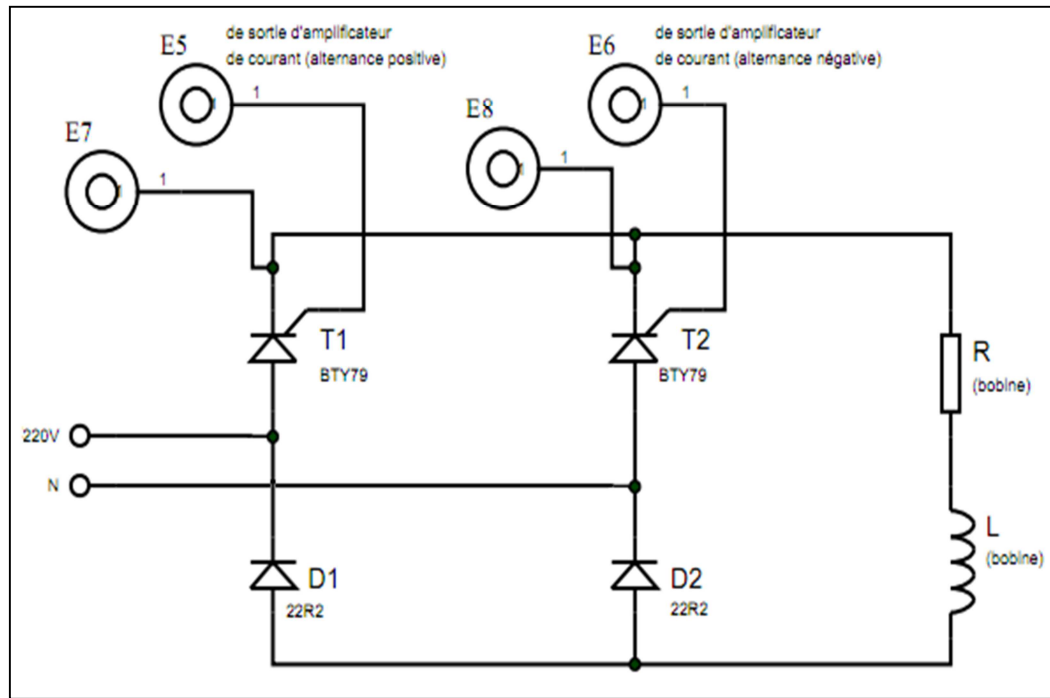


Figure 2. 5 : Montage du pont mixte

b) Circuit de commande du pont mixte

Le schéma synoptique de la carte de commande du pont mixte est présenté sur la figure (2.6). Le but de cette architecture est de trouver le montage le plus adapté à notre projet. Un compromis entre les performances des composants ou circuits, le coût et la disponibilité des composants a été adapté. Les différents blocs schéma synoptique sont détaillés dans la suite.

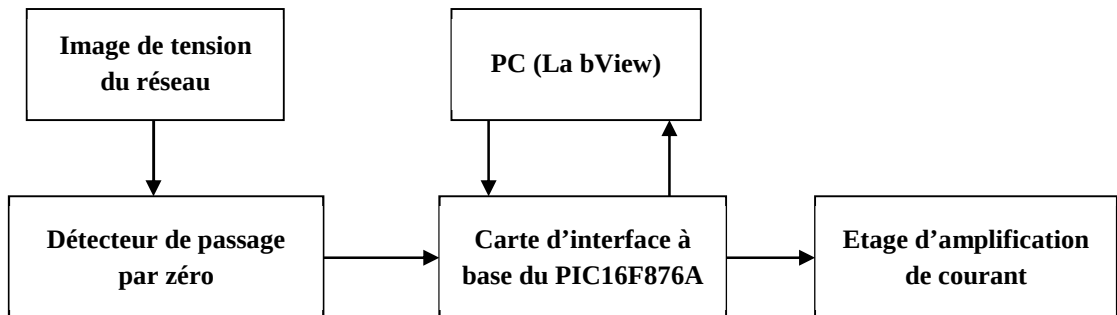


Figure 2. 6 : Schéma synoptique du circuit de commande du pont mixte

(i) Image de la tension du réseau

L'image de la tension du réseau sert comme signal de référence pour calculer le retard à l'amorçage des thyristors et à synchroniser les impulsions, générées par le microcontrôleur, avec la tension du secteur.

(ii) Détecteur de passage par zéro

Le montage de circuit de détection par zéro est donné dans la figure (2.7). Le signal sinusoïdal (image du réseau) a été échantillonné au moyen des diodes D_1 et D_2 puis appliqué aux bornes des amplificateurs opérationnels (AOP). La résistance R_1 a pour rôle de limiter le courant traversant les deux diodes. L'AOP fonctionnant en boucle ouverte, il bascule entre $+V_{cc}$ et $-V_{cc}$ selon la tension ε ($\varepsilon = V^+ - V^-$).

En effet :

- Si $V^+ > V^-$ alors $V_s = +V_{sat}$
- Si $V^- > V^+$ alors $V_s = -V_{sat}$

D'après le montage de détection du passage par zéro, représenté dans la figure (2.7), nous avons un signal carré d'amplitude $2V_{sat}$ à la sortie de l'AOP LM 741 (en mode comparateur). Le premier comparateur est destiné pour générer les impulsions de commande du signal premier thyristor, cependant, le deuxième comparateur contrôle le second thyristor.

Les diodes D_3, D_4 de type 1N 4148 éliminent les parties négatives du signal aux les sorties des comparateurs.

A la sortie de la diode D_3, D_4 nous avons utilisé deux transistors bipolaires Q_1, Q_2 respectivement, de type 2N 2222 fonctionnant en commutation.

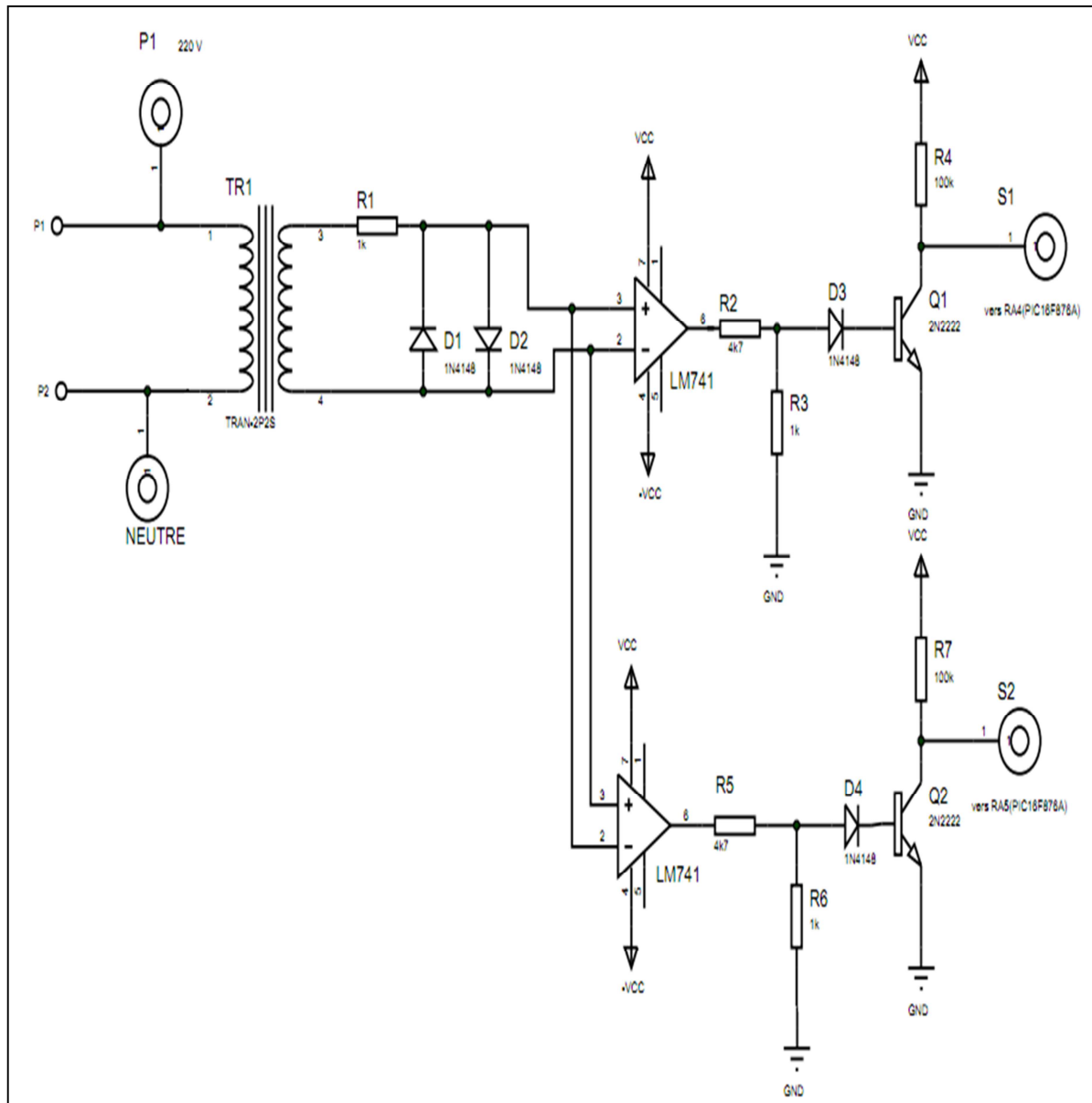


Figure 2. 7 : Montage détecteur de passage par zéro

(iii) Circuit de la carte d'interface

Notre carte d'interface, illustrée dans la figure (2.8), est constituée d'un microcontrôleur de type 16F876A. Il possède des instructions simples à utiliser mais très puissantes. Le programme est chargé dans sa mémoire interne de type flash. L'exécution de ce dernier, par le microcontrôleur, permet la commande de l'amorçage des deux thyristors du pont mixte à l'instant angulaire α donné pendant les alternances positive et négative. L'amorçage se fait par l'envoi des impulsions vers les gâchettes des thyristors T1 et T2.

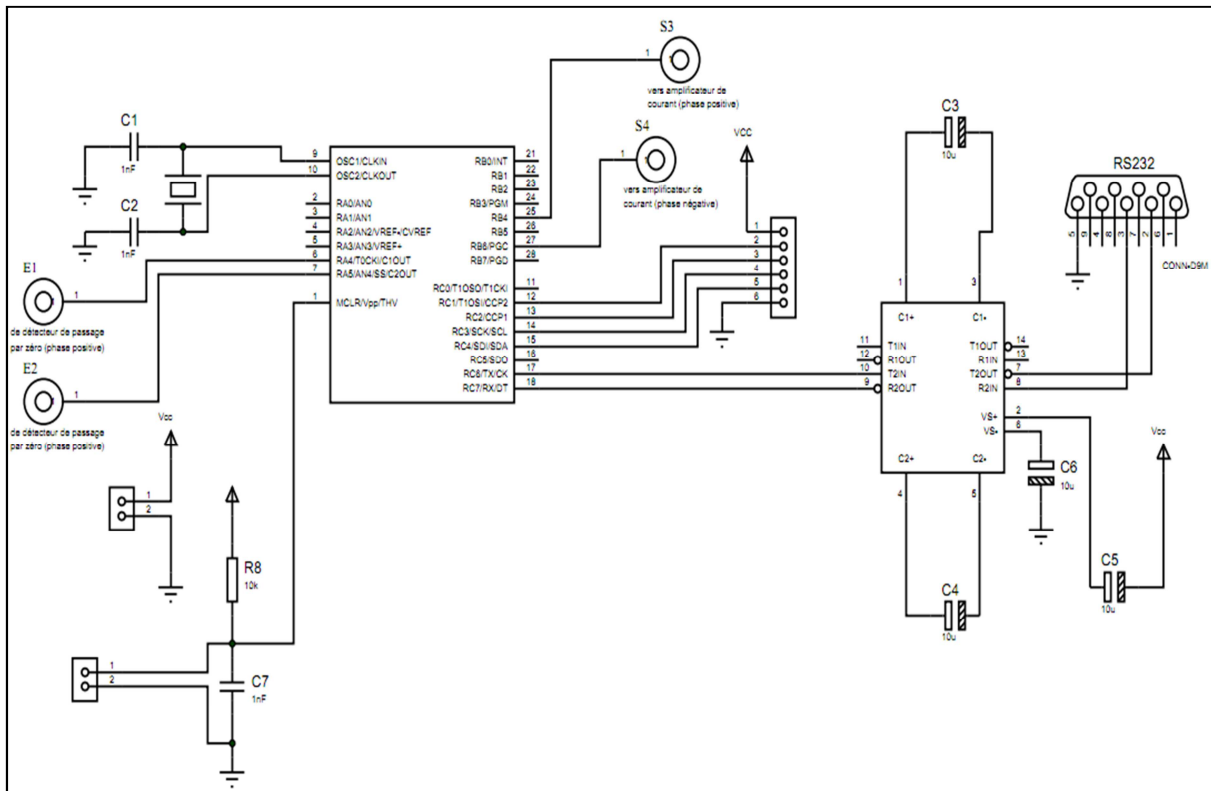


Figure 2. 8 : Montage de la carte d'interface de commande des thyristors avec l'ordinateur

(iv) Etage amplificateur du courant

Pour protéger le microcontrôleur *PIC16F876A*, la partie commande et la partie puissance (thyristors) sont isolées par des transformateurs d'impulsions.

Les transformateurs d'impulsions ont un large domaine d'applications. Ils sont principalement utilisés comme :

- Commande des thyristors et des triacs ;
- Commande des transistors de puissance utilisés comme commutateurs ;
- Séparation galvanique.

Le circuit magnétique, d'un transformateur d'impulsion, est composé de deux parties. La partie principale en forme de 'H', constituée par des tôles en silicium comme celles du transformateur classique. L'enroulement primaire *P* est bobiné sur la branche qui forme le 'H'. Le noyau sur lequel est bobiné le secondaire *S* est un matériau très saturable, c'est-à-dire ayant une forte perméabilité magnétique et une faible section.

A la sortie du *PIC16F876A*, le signal formé d'impulsion (train d'impulsion) n'est pas assez puissant pour pouvoir amorcer les thyristors, pour cette raison nous sommes amenés à réaliser un circuit d'amplification de courant afin de piloter les gâchettes des thyristors, voir la figure (2.9).

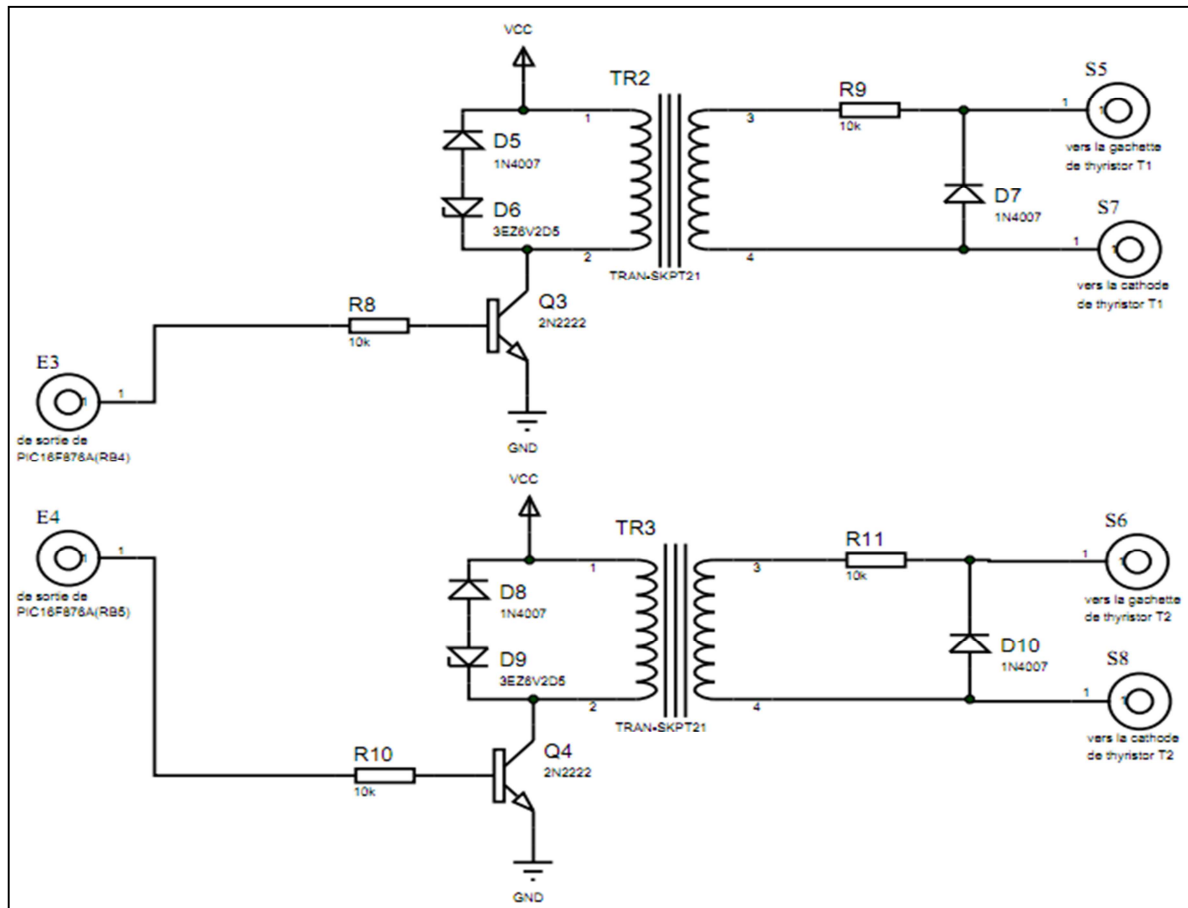


Figure 2. 9 : Etage amplificateur de courant+séparation galvanique

2.3.3. Capteur du champ magnétique

Le Schéma synoptique du circuit de mesure et d'acquisition du champ magnétique est donné dans la figure (2.10).

Le cœur du circuit de mesure du champ magnétique, créée par la bobine, est une sonde UGN 3503 à effet Hall. Cette sonde est un capteur linéaire de champ magnétique. Elle se trouve, dans le commerce, sous forme d'un composant discret avec trois bornes, alimentation, masse et sortie. La figure (2.11) montre le montage du circuit de capteur du champ magnétique.



Figure 2. 10 : Schéma synoptique du circuit de mesure du champ magnétique

Pour l'acquisition du champ magnétique sur un ordinateur on dispose d'une carte d'acquisition PCI 5112 de National Instrument. Cette dernière est constituée de deux entrées analogiques numériques, ces caractéristiques sont données dans l'annexe (B).

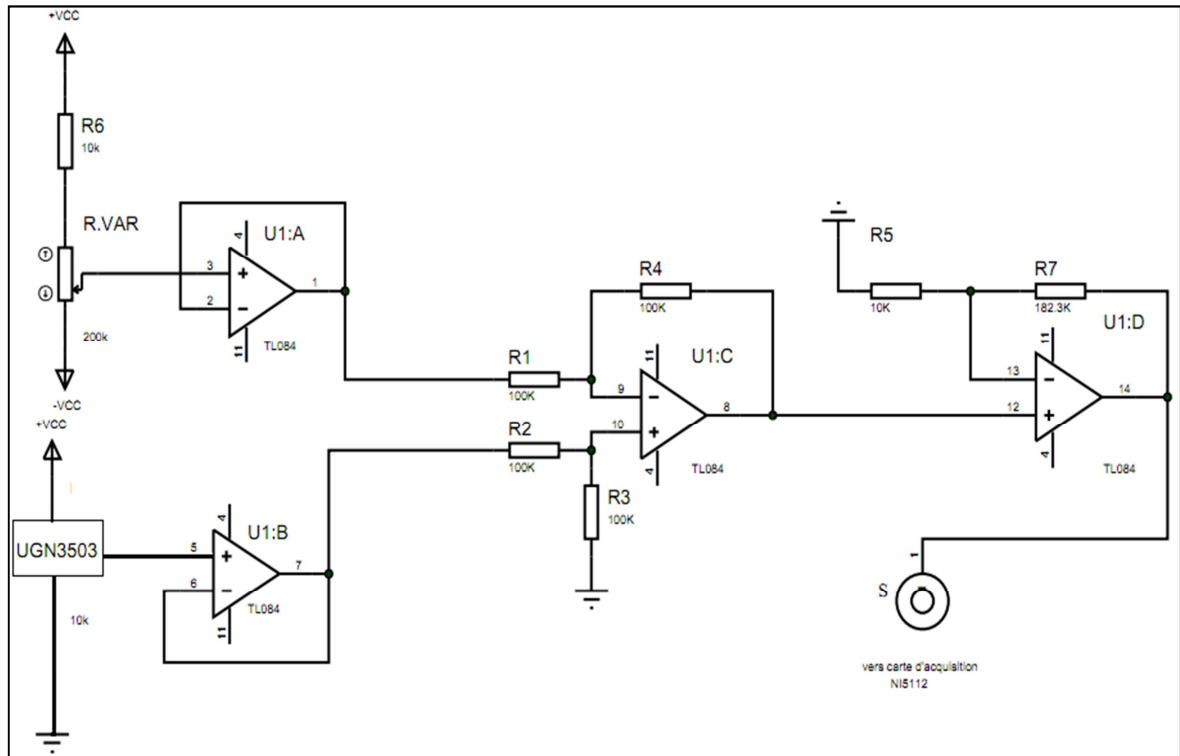


Figure 2. 11 : Montage du capteur du champ magnétique

a) Réglages

Le champ magnétique peut être positif ou négatif. Dans notre montage, la tension de sortie peut varier de -5 à $+5V$. Le capteur UGN 3503 fournit, en théorie $2.5 \pm 0.25V$ (datasheet), lorsque le champ appliqué est nul. La sensibilité est de $13V / T$.

Le montage soustracteur permet (voir la figure 2.11) d'ajuster la sortie du capteur V_1 à $0V$ en absence d'un champ magnétique appliqué.

La tension V_1 est amplifiée d'une façon à avoir $5V$, à la sortie de l'étage amplificateur, pour une intensité du champ magnétique de $20 mT$.

Le fabricant du capteur donne une sensibilité de $13V / T$. Le gain de l'amplificateur est calculé de la façon suivante:

$$\begin{aligned} \text{On a pour } 5V \rightarrow 20 mT &\Rightarrow 0.25V \rightarrow 1 mT \text{ et pour } 13V \rightarrow 1T \Rightarrow 0.013V \rightarrow 1 mT \\ &\Rightarrow G = 0.25 / 0.013 = 19.23. \end{aligned}$$

La fonction de transfert de l'amplificateur $TF = \frac{V_s}{V_e}$

$$V_e = V^+ ;$$

$$V^- = V_s * \frac{10}{10 + R} ;$$

Pour un AOP parfait $\rightarrow V^+ - V^- = 0$;

$$\Rightarrow V_e - V_s * \frac{10}{10 + R} = 0 ;$$

$$\Rightarrow \frac{V_s}{V_e} = 1 + \frac{R}{10} .$$

Le montage amplificateur à gain positif permet d'obtenir un gain (calculé) de 19.23 en jouant sur la valeur de la résistance de contre réaction R à l'aide d'un potentiomètre.

La fonction de transfert de notre capteur (circuit conçu et réalisé) du champ magnétique est donnée par :

$$V_s = 0.25 * B \Rightarrow B = \frac{V_s}{0.25}$$

Où :

B : le champ magnétique en mT ;

V_s : la tension de sortie de la chaîne d'amplification.

b) Calibrage, test et acquisition des mesures du circuit capteur

Le calibrage, le test du circuit capteur réalisé et l'acquisition numérique des mesures ont été effectués de la manière suivante :

Varier les valeurs des potentiomètres jusqu'à ce que la sortie du soustracteur soit nulle en absence d'un champ magnétique appliqué.

Une carte d'acquisition PCI 5112 est connectée à un ordinateur sur lequel le pilote de la carte est installé.

Une interface graphique est implémentée sous le logiciel LabVIEW afin de visualiser et enregistrer les signaux prélevés par le capteur.

Pour calibrer notre capteur à effet Hall, nous avons utilisé un tesla-mètre de marque Phywe disponible au niveau de la faculté des sciences, de l'université de Boumerdès.

Nous avons testé le capteur avec un échantillon magnétique (un aimant permanent) et comparé les mesures prises dans différents points avec celles obtenues par le tesla-mètre, voir figure (2.12).

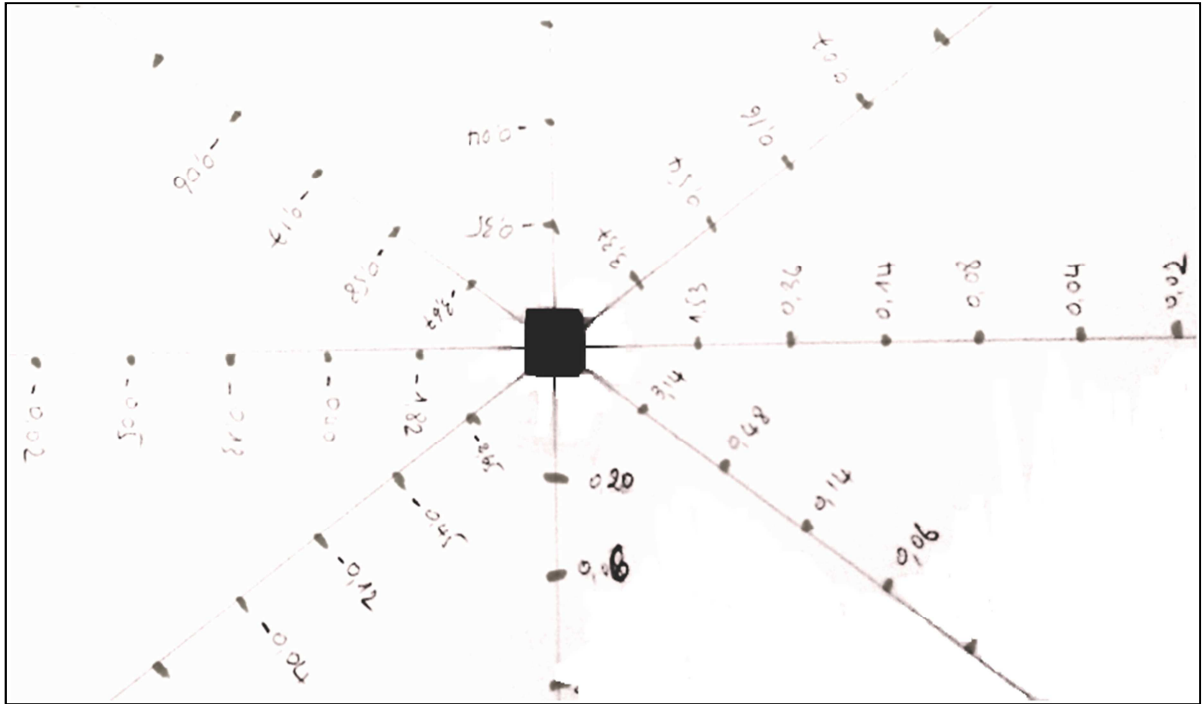


Figure 2. 12 : Schéma de calibration du capteur du champ magnétique

2.3.4. Résultats et discussions de test sur la bobine d'Helmholtz réalisée

L'objectif de ce test est d'obtenir un champ magnétique uniforme dans un espace accessible, afin de pouvoir insérer notre capteur. La bobine (les deux enroulements) illustrée dans la figure (2.13) est placée à la verticale par rapport au sol. Le gaussmètre (le capteur réalisé) est mis en marche et sa sonde à effet Hall est placée au centre de la bobine. La lecture du gaussmètre est réglée à zéro. Les deux bobines sont alors connectées en série et branchées à l'alimentation électrique. Cette dernière est pilotée par ordinateur comme nous l'avons déjà expliqué. On varie la distance x entre le centre de la bobine et la sonde du gaussmètre puis on prend la mesure pour chaque variation (voir la figure (2.14)). Les résultats obtenus sont satisfaisants. Le champ magnétique est uniforme sur une longueur d'approximative de 22 cm (voir la figure (2.15)).



Figure 2. 13 : Bobine d'Helmholtz réalisée

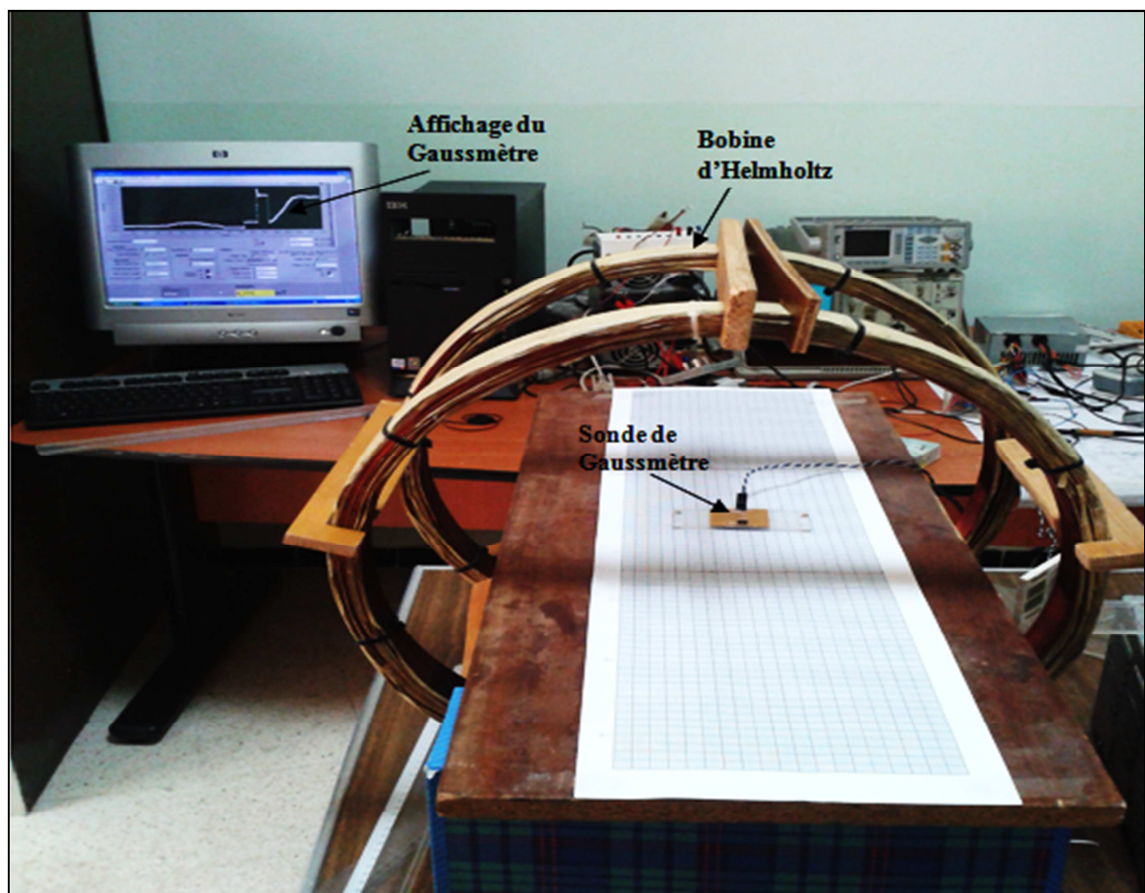


Figure 2. 14 : Montage réel de la vérification expérimentale de la bobine

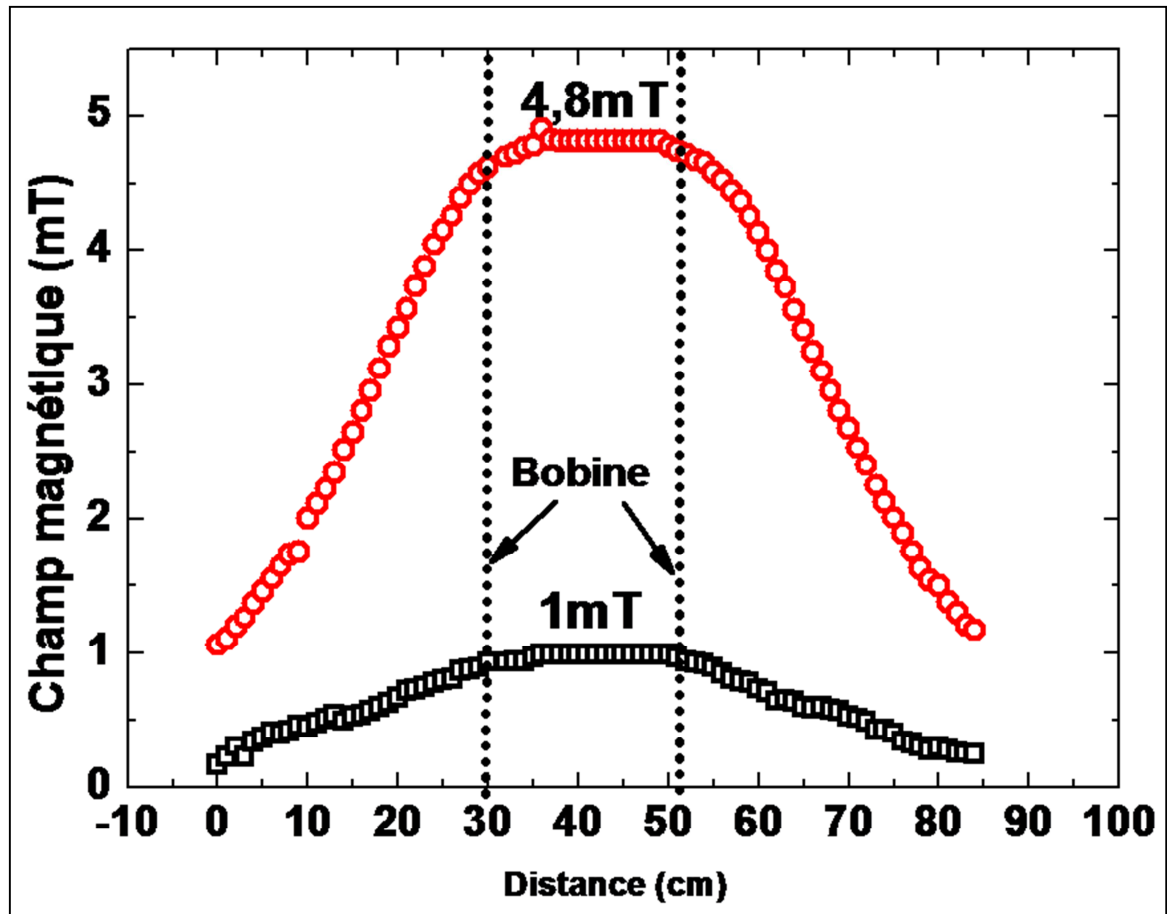


Figure 2. 15 : Caractéristique $B(x)$ expérimentale pour 1mT et 4.8mT

2.3.5. Régulation du champ magnétique

Nous avons remarqué que la valeur du champ magnétique varie avec l'échauffement de la bobine. Pour que la valeur du champ magnétique reste constante, un régulateur PID a été utilisé et implémenté sur LabVIEW. Le régulateur compare la valeur mesurée avec la valeur de consigne. La différence entre ces deux valeurs est alors utilisée pour calculer la nouvelle valeur d'entrée pour réduire au maximum l'écart entre la mesure et la consigne. Les paramètres PID sont obtenus automatiquement à l'aide de VI (Visual Interface) qui est disponible sur LabVIEW. La figure (2.16) représente un exemple de régulation du champ magnétique et montre que les paramètres PID utilisés sont adaptés à notre cas. La figure (2.17) illustre l'interface graphique du régulateur PID implémenté sous LabVIEW.

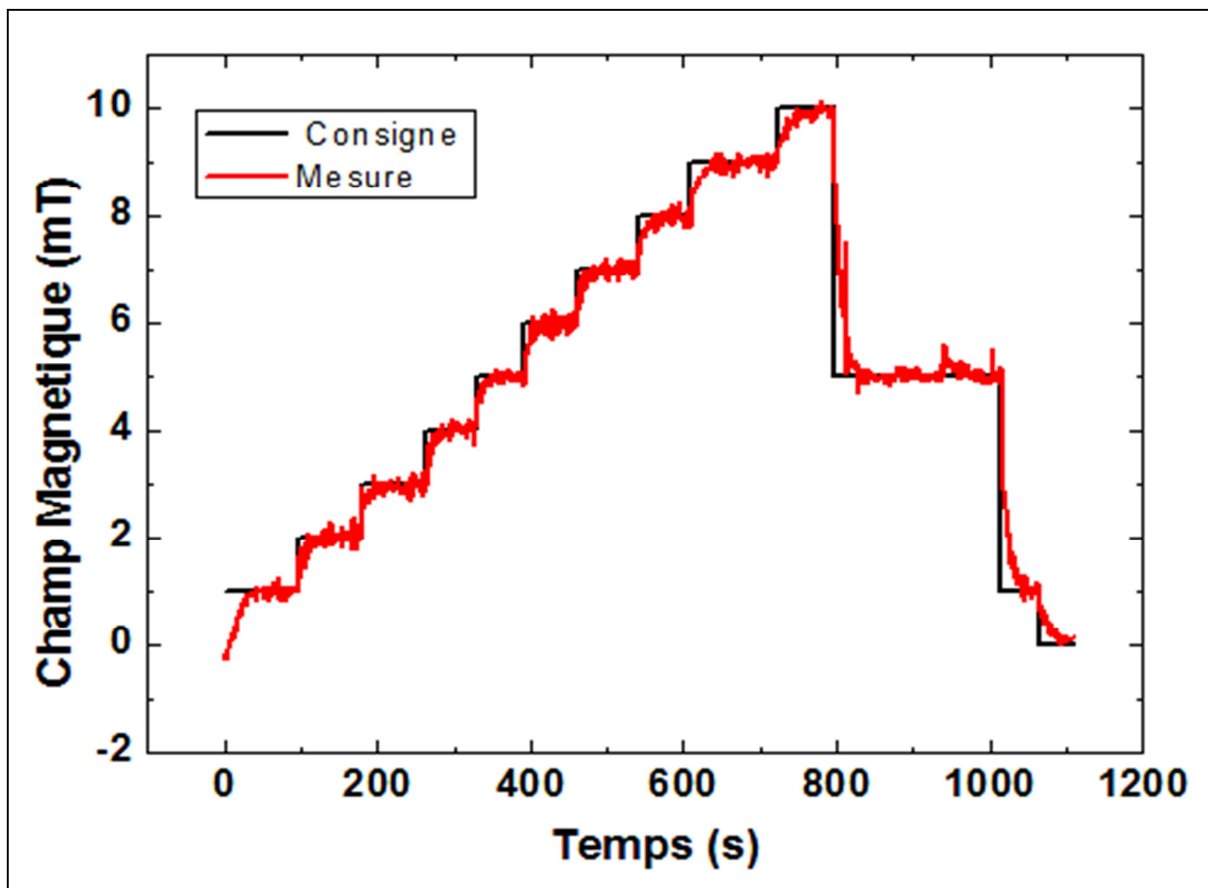


Figure 2. 16 : Caractéristique expérimentale de la régulation PID du champ magnétique

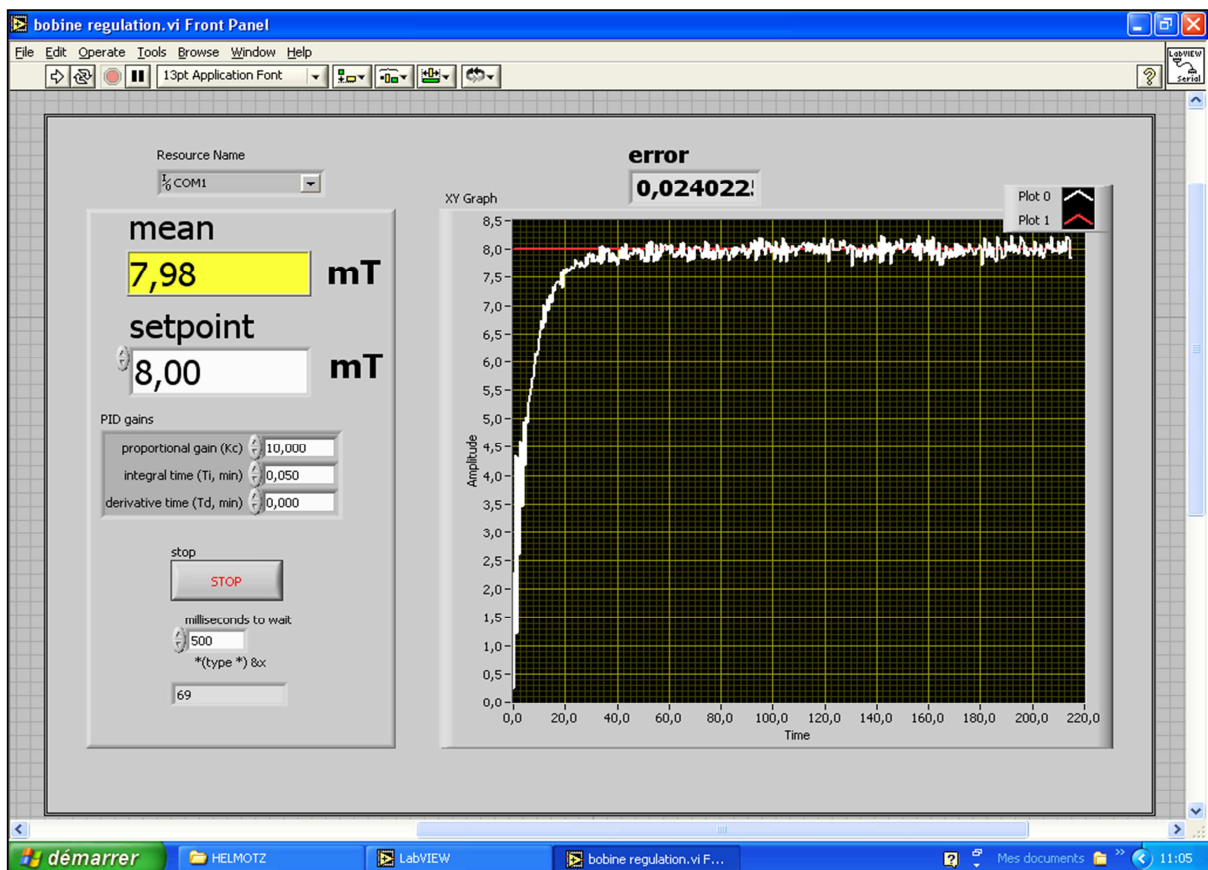


Figure 2. 17 : Interface graphique du régulateur PID

Conclusion

La bobine d'Helmholtz est la meilleure source d'un champ magnétique uniforme. Dans ce chapitre, on a discuté les différentes étapes suivies pour réaliser la bobine d'Helmholtz. Nous avons réalisé une alimentation contrôlée par un régulateur PID pour stabiliser la valeur de l'intensité du champ magnétique et éviter l'effet de l'échauffement des fils de la bobine, par effet joule. Les résultats expérimentaux obtenus de la caractéristique de champ magnétique le long de l'axe de la bobine $B(z)$ sont satisfaisants.

Les mesures effectuées par notre capteur sont en bonne corrélation avec celles mesurées par le teslamètre (phywe). Dans la suite de notre travail, nous allons utiliser uniquement les mesures du circuit capteur que nous avons réalisé.

La réalisation pratique des montages était pour nous, une expérience très enrichissante du fait que nous avons vécu un cas réel de conception et de fabrication.

Dans le prochain chapitre, nous allons utiliser tous les circuits réalisés jusqu'ici pour étudier la dégradation Negative Bias Temperature Instability (NBTI) dans les dispositifs MOS sans et sous un champ magnétique.

Chapitre III: Etude des effets d'un champ magnétique dans la dégradation NBTI

La fiabilité peut être définie comme la "probabilité qu'un dispositif exécute une fonction exigée dans des conditions indiquées pendant une période indiquée".

La notion de probabilité est très fréquemment associée aux études de défaillance. Le phénomène Negative Bias Temperature Instability NBTI est l'un des mécanismes qui conduit à la dégradation des dispositifs MOS.

La prise en compte du phénomène NBTI dans les études de fiabilité des transistors MOSFETs est relativement récente, depuis fin 2000 – début 2001 [28].

Dans le présent chapitre nous allons appliquer le stress NBTI sur des transistors de commerce de type VDMOSFET (BS 108) sans et sous un champ magnétique.

3.1. Equipement et protocole de stress-mesure

L'équipement nécessaire à notre expérimentation sont disponible au niveau de Centre de Développement des Technologies Avancées (CDTA), dans la division microélectronique et nanotechnologies (DMN) et au Laboratoire de Recherche sur l'Electrification des Entreprises Industrielles (LREEI) de l'université de Boumerdès . Ces appareils sont :

- Un générateur/multimètre du type Agilent 4156C (Precision semiconductor Parameter Analyzer)
- Un ordinateur avec logiciel LabVIEW pour commander l'Agilent 4156C.
- Un port GPIB (General Purpose Interface Bus)
- Une bobine d'Helmholtz et une alimentation DC présentées dans le chapitre précédent.

La figure (3.1) illustre les différentes connexions entre les appareils et les circuits utilisés.

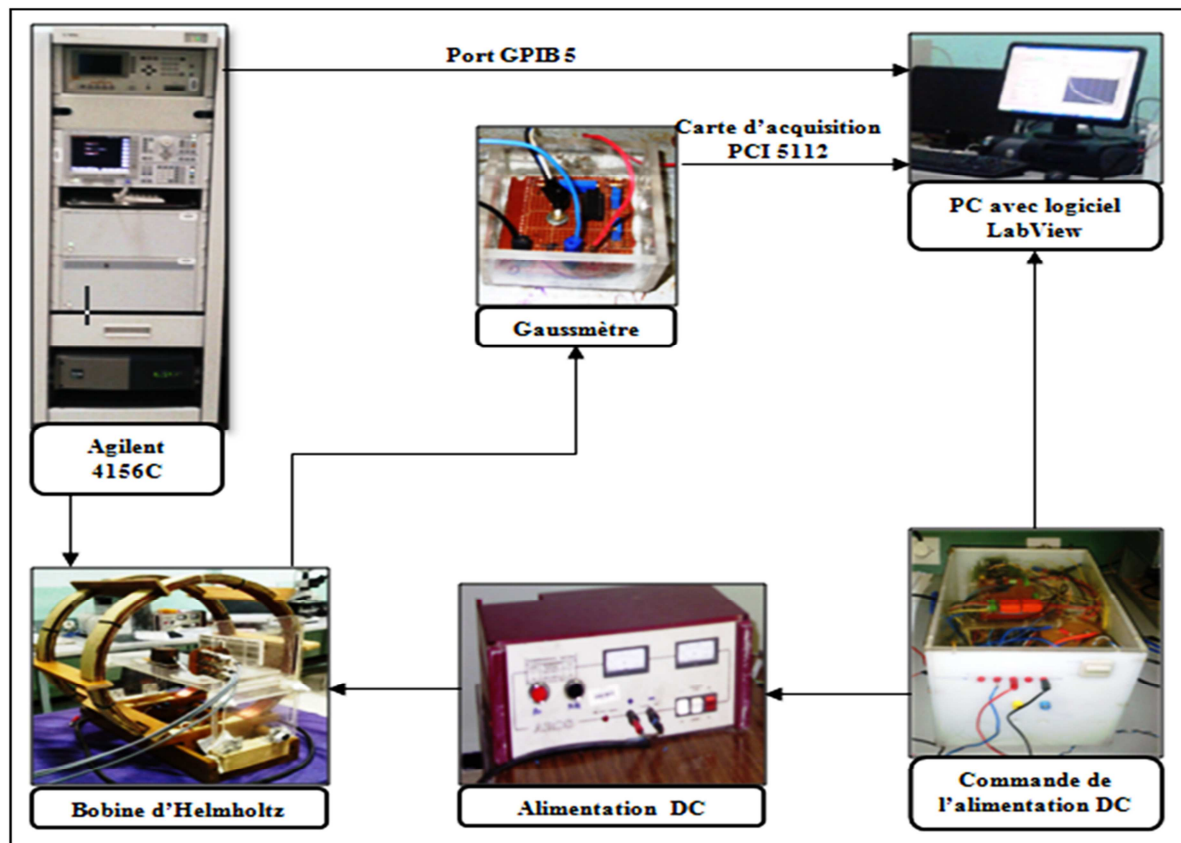


Figure 3. 1 : Figure illustrative des différents appareils constituant le banc expérimentale

3.2. Agilent 4156C (Precision Semiconductor Parameter Analyser)

Les exigences du marché des semi-conducteurs d'aujourd'hui sont complexes. Un simple outil de caractérisation DC est devenu largement insuffisant. Il faudrait que ce soit un produit multidimensionnel avec tension/courant DC traditionnelle, tension/courant d'impulsion et avec contrôle sur le profil du stress.

L'Agilent 4156C, illustré dans les figures (3.2) et (3.3), est une solution pour plusieurs domaines d'analyse des paramètres des semi-conducteurs. Il est considéré comme étant six instruments embarqués dans le même boîtier.

- Analyseur de paramètres semi-conducteur : caractérisation DC de dispositifs
- Générateur d'impulsion : stress sur les dispositifs pour les tests de fiabilité
- Alimentation : préservation les états logiques et les conditions de polarisation
- Compteur : prolongation de la période d'échantillonnage pour le test de fiabilité
- Traceur de courbe : caractérisation des dispositifs en temps réel
- Contrôleur : mesure personnalisé et analyse

Le 4156C est ciblé par les technologies à base de semi-conducteurs avancées. Il est identique au 4155, sauf pour sa résolution de courant plus élevée, sa précision améliorée, et ses connexions Kelvin.

Les fonctionnalités du 4156C peuvent être facilement élargies en lui connectant d'autres instruments notamment lorsqu'il est utilisé avec le 41501 SMU (Stress Measure Unit) et le générateur d'impulsion (Pulse Generator expander). L'expander a une masse (Ground Unit GNDU) et accepte deux canaux d'unité générateurs d'impulsions (Pulse Generator Unit PGU) et deux canaux SMU moyenne puissance (Means Power SMU) ou une SMU haute puissance (High Power SMU).

Les avantages majeurs du 4156C sont :

- Faible courant : deux gammes de courant faible supplémentaires donnent une résolution de 1fA et une précision de 20fA.
- Faible résistance : une connexion Kelvin est ajoutée pour éliminer l'erreur de la résistance plomb.

Le HPSMU a été spécialement conçu pour les dispositifs à base de semi-conducteurs. Il est utilisé pour sa haute capacité tension/courant.

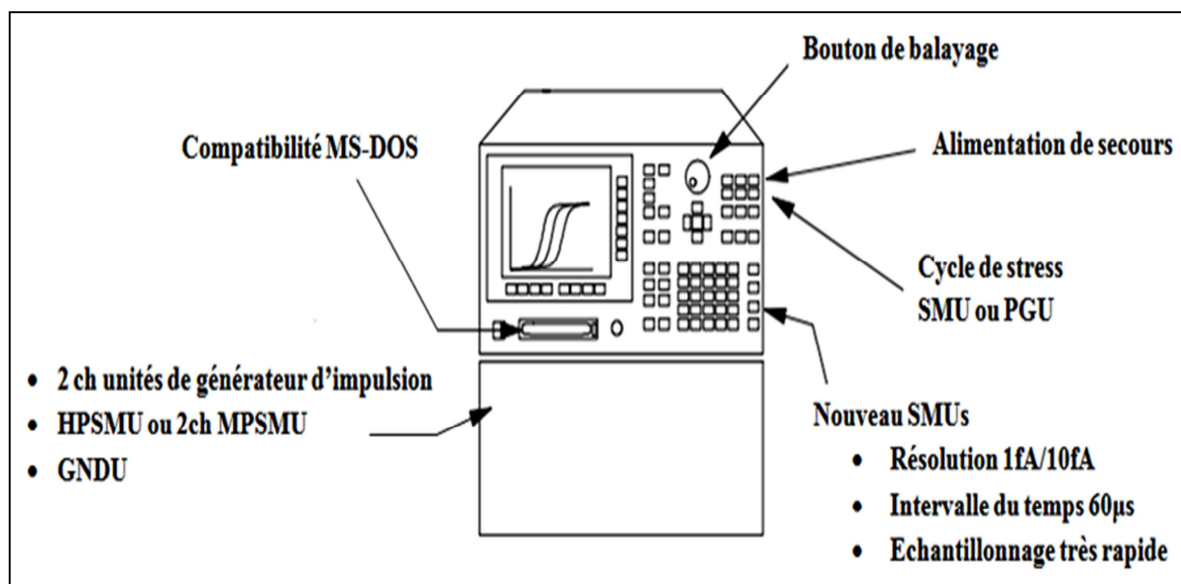


Figure 3. 2 : Schéma de l'analyseur des paramètres semi-conducteur Agilent 4156C



Figure 3. 3 : Schéma réel de l'analyseur des paramètres semi-conducteur Agilent 4156C

3.3. Technique de stress utilisée

Le comportement électrique du transistor MOS dépend fortement de la qualité d'oxyde ainsi que de la qualité de l'interface SiO_2/Si . Les interactions des porteurs du canal avec les défauts du système SiO_2/Si réduisent les performances électriques du dispositif. Le champ électrique dans l'oxyde est l'une des origines possibles de la dégradation de l'oxyde et de la détérioration de l'interface [29].

La technique du stress utilisée est le stress à tension constante (Constant Voltage Stress CVS) qui consiste à appliquer une forte tension constante sur la grille en reliant le drain et la source à la masse.

Après l'obtention de la courbe $I_{DS}(V_{GS})$ du transistor vierge (sans stress), dans le but d'avoir la tension de seuil de ce dernier, une tension de stress V_s est appliquée sur la grille. Puis le courant I_{DS} est mesuré autour de la V_{Th} (toute les 10 secondes). Pendant cette mesure une tension drain-source (V_{DS}) est appliquée. La température du stress est la température ambiante. Ce protocole est appliqué sans et sous différentes intensités du champ magnétique (3, 5, 8 et 10mT) et pour différentes tensions de stress ($V_s = -10, -15$ et -20 V) pendant 800 secondes. Puis, une relaxation pendant 1200 seconds. Le protocole de stress-mesure est illustré dans la figure (3.4). Ce protocole est automatisé par une application développée sous LabVIEW.

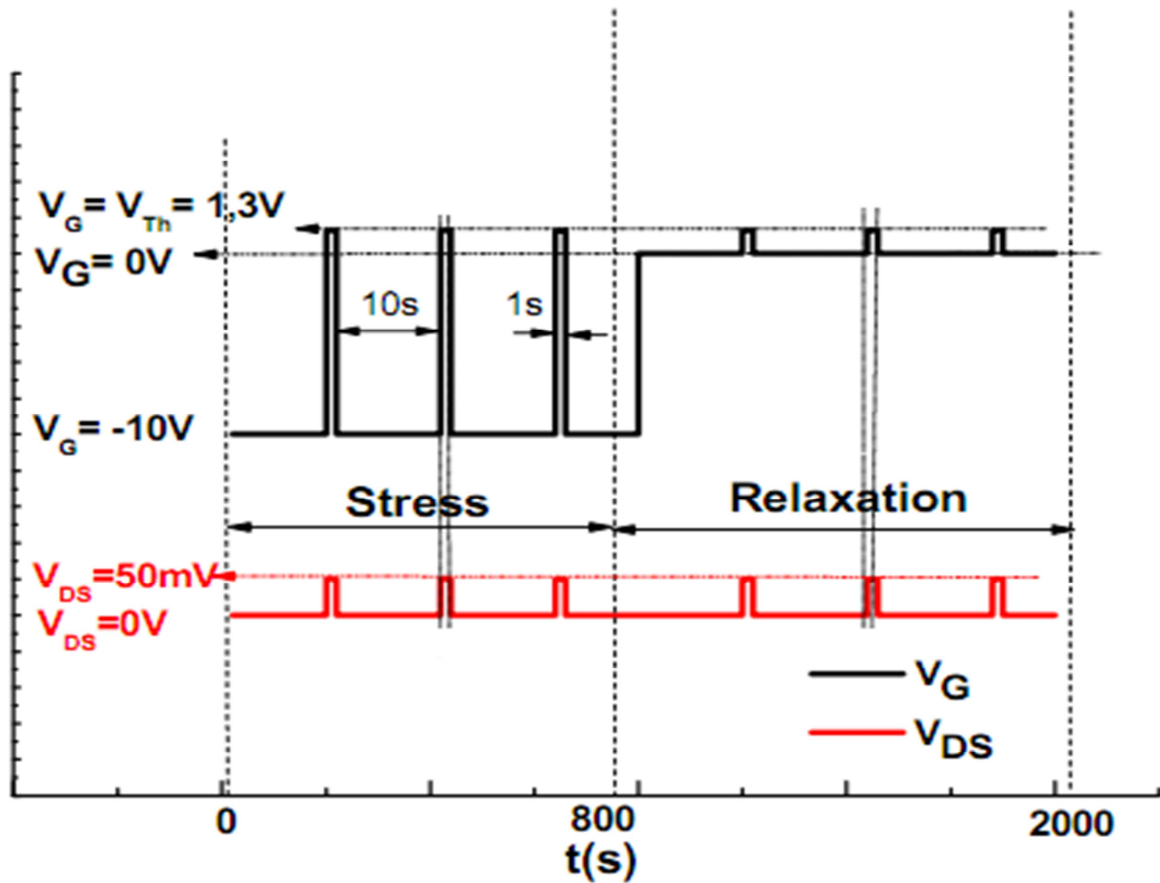


Figure 3. 4 : Chronogramme des tensions appliquées à un VDMOS sous contraintes NBTI par la technique « CVS »

3.4. Présentation du dispositif (transistor) utilisé

Nous avons choisi un transistor de puissance commercial de type Vertically Double Diffused MOSFET (VDMOSFET) BS108 pour appliquer le stress NBTI sous un champ magnétique. Ce choix est guidé par le faible coût et la disponibilité de ces derniers.

3.4.1. Présentation de la structure VDMOSFET

L'électronique de puissance, la miniaturisation et la large intégration sont les principaux enjeux des structures MOS. La performance des composants MOS est régit par deux paramètres essentiels : la longueur du canal et l'épaisseur de l'oxyde.

Deux grandes familles de transistor MOS de puissance sont référencées : les MOSFETs de puissance verticaux (VDMOSFET : Vertically Double Diffused MOSFET) et les MOSFETs de puissance latéraux (LDMOSFET : Laterally Double Diffused MOSFET).

La VDMOSFET présenté dans la figure (3.5) est devenu la structure la plus utilisée dans l'industrie de l'électronique de puissance. La longueur du canal est définie par la technique de double diffusion et la région n^- sert à supporter la tension drain-source à l'état bloqué. Les électrons partent de la source et traverse un canal latéral puis ils dévient leur chemin d'un angle droit pour passer verticalement au drain.

A cause des concentrations de dopage des régions p et n^- , la zone de déplétion provoquée par la tension de drain-source s'étend vers le bas dans le substrat au lieu de se diriger latéralement vers le canal.

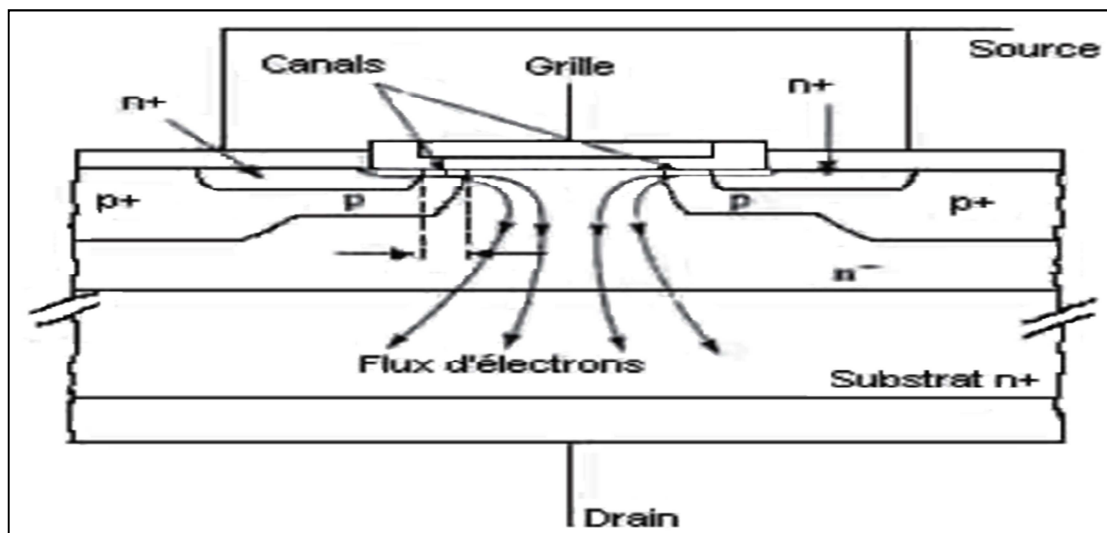


Figure 3. 5 : Coupe schématique d'un VDMOSFET

3.4.2. Extraction de la tension de seuil (V_{Th})

La tension de seuil du transistor utilisé est extraite par la méthode dite « méthode d'extrapolation linéaire » qui consiste à extrapoler la partie linéaire de la courbe $I_{DS}(V_{GS})$, obtenue en mode linéaire, vers l'axe V_{GS} , l'intersection de la droite extrapolée avec cet axe, nous donne la tension de seuil (V_{Th}), voir la figure (3.6). La V_{Th} obtenue est de 1.3V qui est dans la fourchette de la V_{Th} donnée par le constructeur (datasheet).

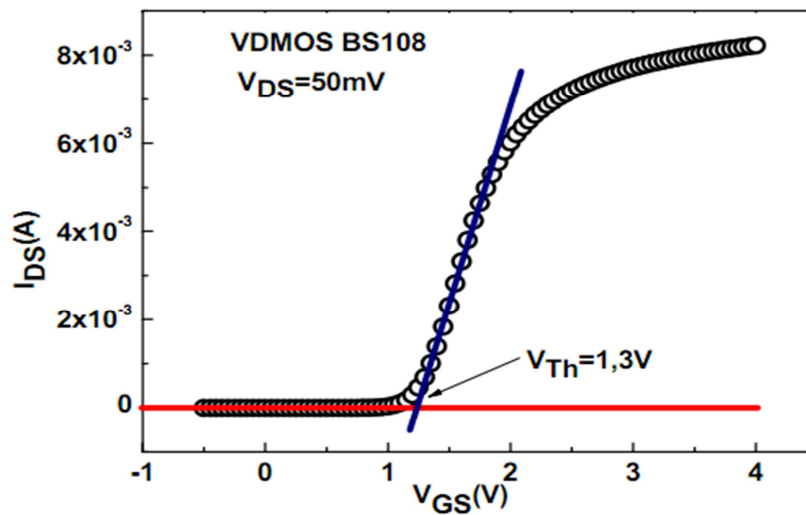


Figure 3. 6 : Extrapolation de la tension de seuil V_{Th}

La figure (3.7) illustre l'interface du programme permettant l'acquisition de la caractéristique $I_{DS}(V_{GS})$.

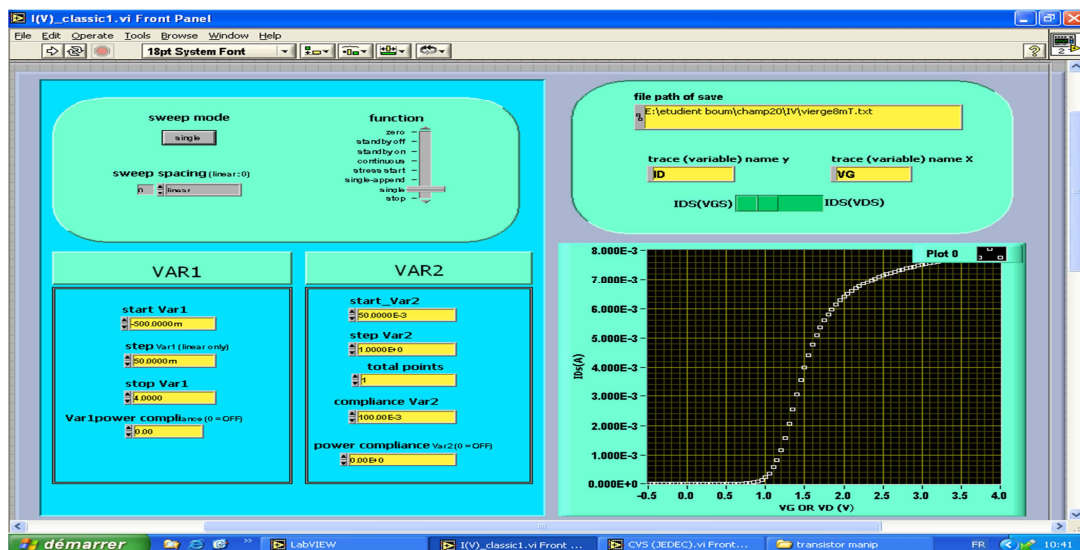


Figure 3. 7 : Interface du programme de la caractéristique $I_{DS}(V_{GS})$

3.4.3. Extraction de décalage de la tension de seuil induit par le stress

En régime linéaire, le courant I_{DS} est donné par l'équation (1.20) :

$$I_{DS} = \frac{Q_{inv}}{\tau} = \mu_0 C_{OX} \frac{W}{L} (V_{GS} - V_T) V_{DS} \quad (3.1)$$

Nous avons :

$$\frac{\Delta I_{DS}}{I_{DS_0}} = \frac{I_{DS}(t) - I_{DS_0}}{I_{DS_0}} \quad (3.2)$$

Avec : $I_{DS}(t)$ est le courant drain-source pendant le stress au temps (t), I_{DS_0} est le courant drain-source du transistor sans stress (vierge).

En substituant (3.1) dans (3.2) :

$$\begin{aligned} \frac{\Delta I_{DS}}{I_{DS_0}} &= \frac{\mu_0 C_{OX} \frac{W}{L} (V_{GS} - V_{Th}) V_{DS} - \mu_0 C_{OX} \frac{W}{L} (V_{GS} - V_{Th0}) V_{DS}}{\mu_0 C_{OX} \frac{W}{L} (V_{GS} - V_{Th0}) V_{DS}} = \frac{V_{Th0} - V_{Th}}{V_{GS} - V_{Th0}} \\ &= \frac{\Delta V_{Th}}{V_{GS} - V_{Th0}} \end{aligned} \quad (3.3)$$

Avec, V_{Th} et V_{Th0} correspondent, respectivement, à la tension de seuil pendant le stress et sans stress (transistor vierge).

Donc :

$$\Delta V_{Th} = \frac{\Delta I_{DS} (V_{GS} - V_{Th0})}{I_{DS_0}} \quad (3.4)$$

I_{DS_0} et V_{Th0} sont des quantités mesurables expérimentalement.

3.4.4. L'influence du champ magnétique sur la courbe $I_{DS}(V_{GS})$

Dans le but de vérifier l'influence du champ magnétique sur la courbe $I_{DS}(V_{GS})$ nous avons comparé les courbes $I_{DS}(V_{GS})$ obtenues sans et sous différents champs magnétiques, voir les figures (3.8), (3.9) et (3.10). Une légère influence du champ magnétique sur la courbe $I_{DS}(V_{GS})$ est constatée. Cette influence est probablement due à la déviation des électrons par le champ magnétique. Pour éliminer cette influence et mesurer uniquement le décalage de la

tension de seuil ΔV_{Th} due à la dégradation NBTI, l'extraction de ΔV_{Th} avec (sans) champ magnétique est obtenu en utilisant la V_{Th} initiale du transistor vierge [extraite de la courbe $I_{DS}(V_{GS})$] avec (sans) champ magnétique.

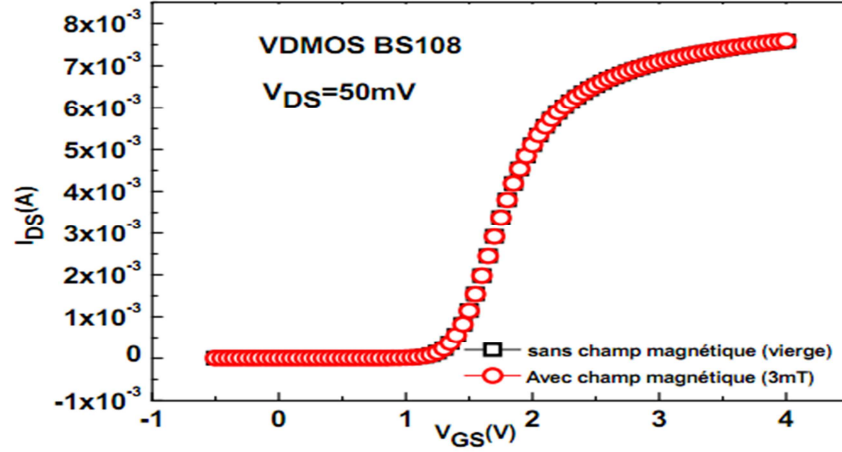


Figure 3. 8 : Caractéristique $I_{DS}(V_{GS})$ sans et avec un champ magnétique $B = 3\text{mT}$

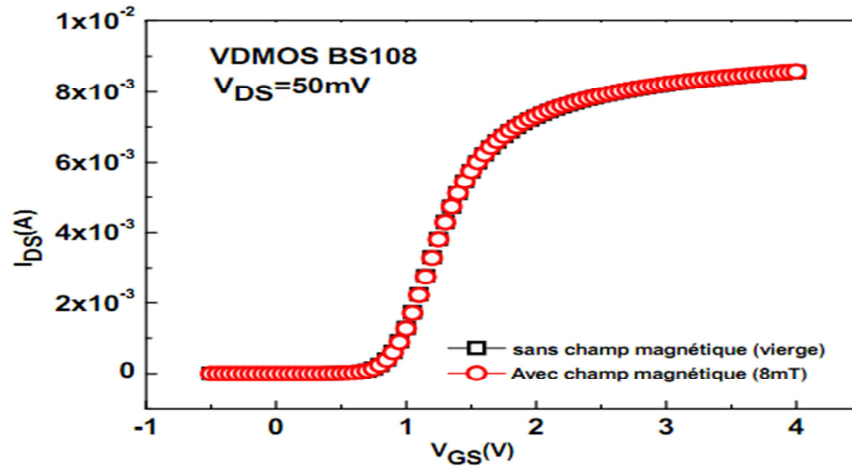


Figure 3. 9 : Caractéristique $I_{DS}(V_{GS})$ sans et avec un champ magnétique $B = 8\text{mT}$

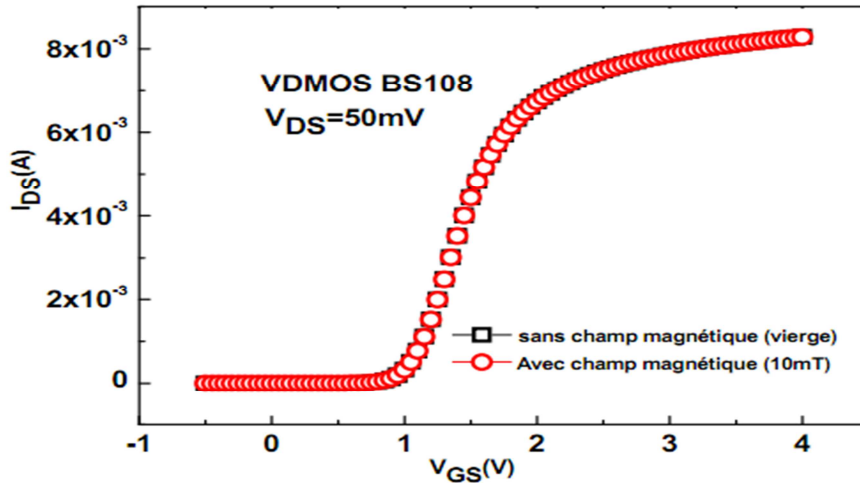


Figure 3. 10 : Caractéristique $I_{DS}(V_{GS})$ sans et avec un champ magnétique $B = 10\text{mT}$

3.4.5. Evolution du courant I_{DS} avec le temps pendant le stress

Les figures (3.11), (3.12) et (3.13) présentent l'évolution du courant I_{DS} avec le temps pendant les phases de stress et de relaxation ($V_G = 0V$) avec et sans l'application du champ magnétique. La diminution du courant I_{DS} , pendant le stress, est due à la création des pièges à l'interface et dans l'oxyde. Tandis que durant la période de relaxation, le courant I_{DS} a tendance à revenir vers son état initial. Ce comportement est observé pour toutes les tensions de stress avec et sans champ magnétique.

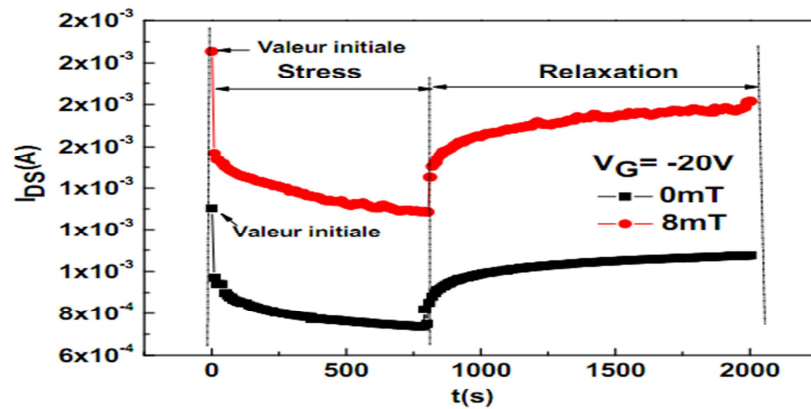


Figure 3. 12 : L'evolution de courant I_{DS} en fonction du temps dans les phases de stress et de relaxation pour $V_G = -20$ V sous un champ magnétique $B = 8$ mT

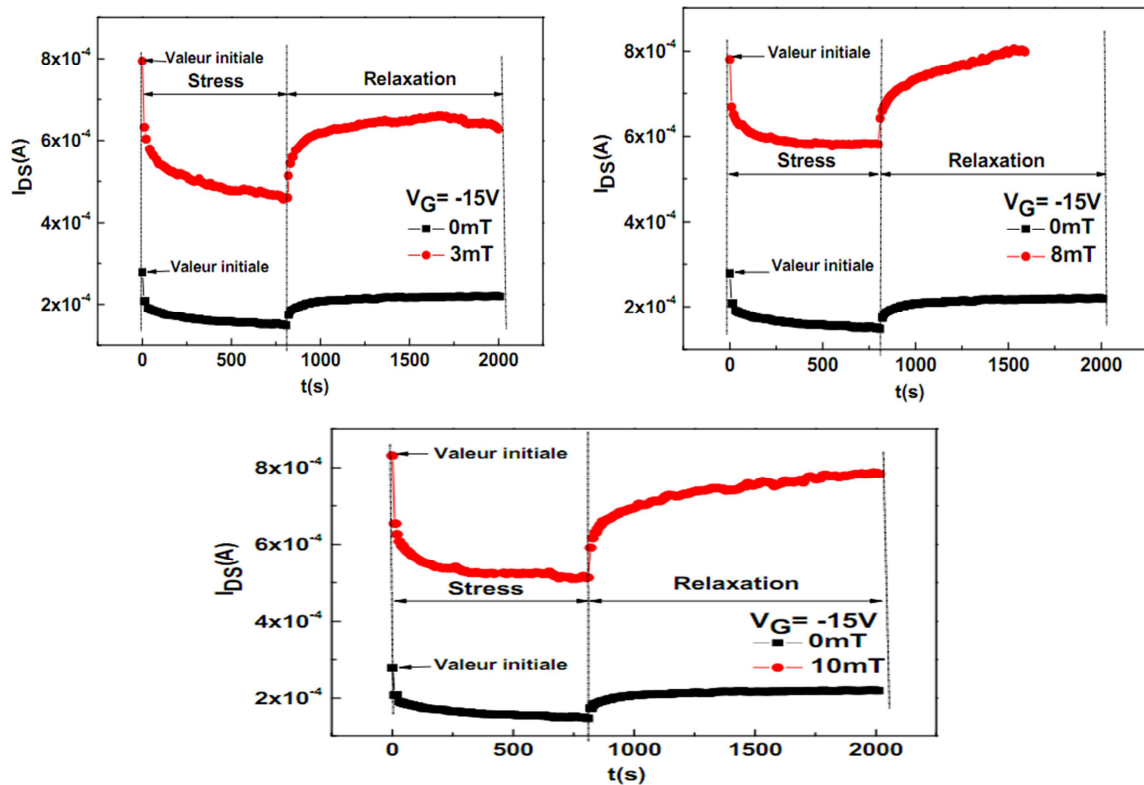


Figure 3. 11 : L'evolution de courant I_{DS} en fonction du temps dans les phases de stress et de relaxation pour $V_G = -15$ V sous différents champs magnétiques

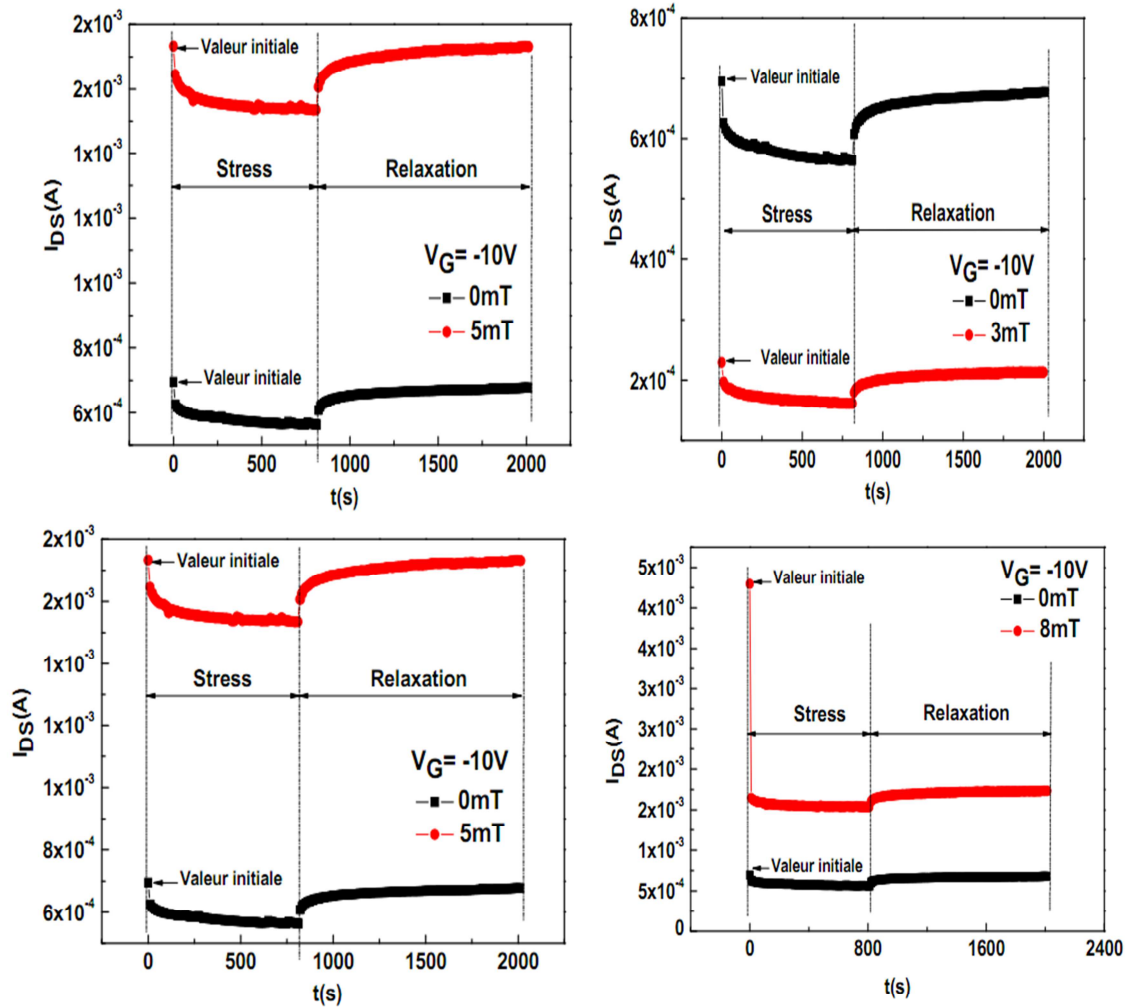
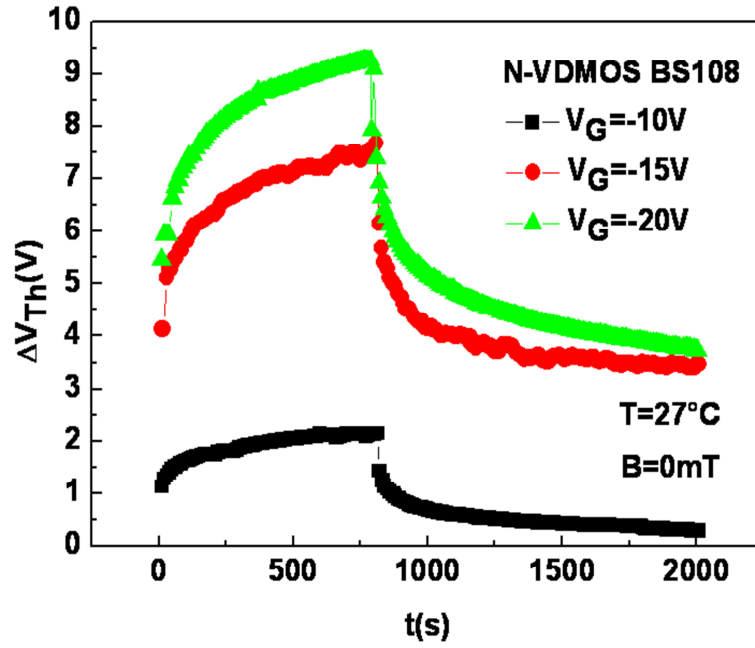


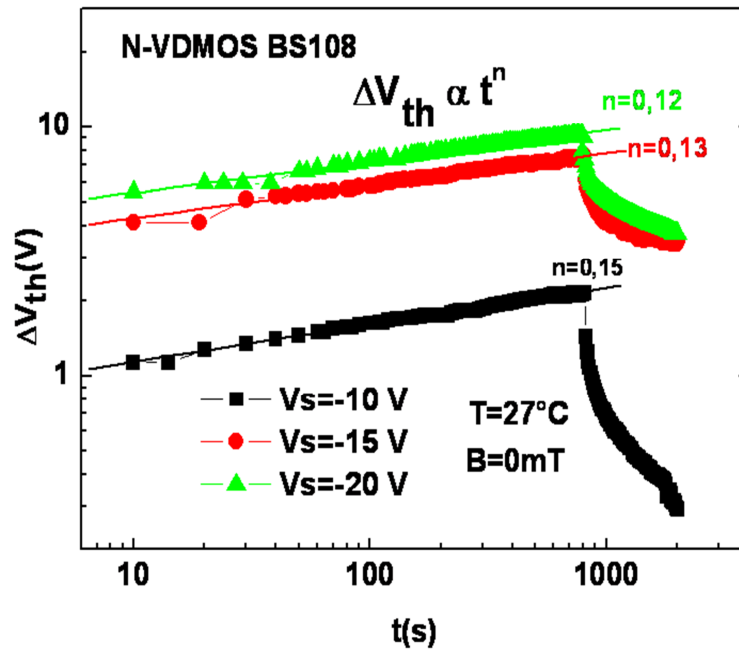
Figure 3. 13 : L'évolution de courant I_{DS} en fonction du temps dans les phases de stress et de relaxation pour $V_G = -10$ V sous différents champs magnétiques

3.4.6. Impact de la tension de stress sans champ magnétique sur la dégradation de ΔV_{Th}

L'évolution de la dégradation et la relaxation de la tension de seuil (ΔV_{Th}) avec le temps, pour différentes tensions de stress, est présentée dans la figure (3.14). La dégradation de la ΔV_{Th} augmente avec le temps et avec l'augmentation de la tension de stress, signe de création des pièges. Pendant le stress, l'évolution de la ΔV_{Th} suit, approximativement, une loi en puissance avec le temps ($\Delta V_{Th} \propto t^n$), voir figure (3.14b). Cette observation est en accord avec les travaux rapportés par les références [30] [31]. Au début de la phase de relaxation (quelques seconde après que la tension de stress est enlevée), la ΔV_{Th} a tendance à revenir rapidement à l'état initial puis continue lentement. Cette observation est un comportement rapporté par plusieurs groupes de chercheurs [32] [33].



(a)



(b)

 Figure 3. 14 : ΔV_{Th} en fonction du temps pour différentes conditions de stress, (a) échelle linéaire, (b) échelle logarithmique

3.4.7. Dégradation de la ΔV_{Th} sous un champ magnétique

La figure (3.15) compare la dégradation de la tension de seuil ΔV_{Th} obtenue pour des stress sans et sous différents champs magnétiques. Trois observations importantes peuvent être constatées :

- la dégradation est moins importante sous un stress avec champ magnétique ;
- la dynamique de stress sans champ magnétique diffère de celle avec champ magnétique ;
- Le recouvrement (relaxation) est plus rapide avec l'application d'un champ magnétique.

Ces trois points sont observés et reproductives pour toutes les tensions de stress utilisées dans notre travail.

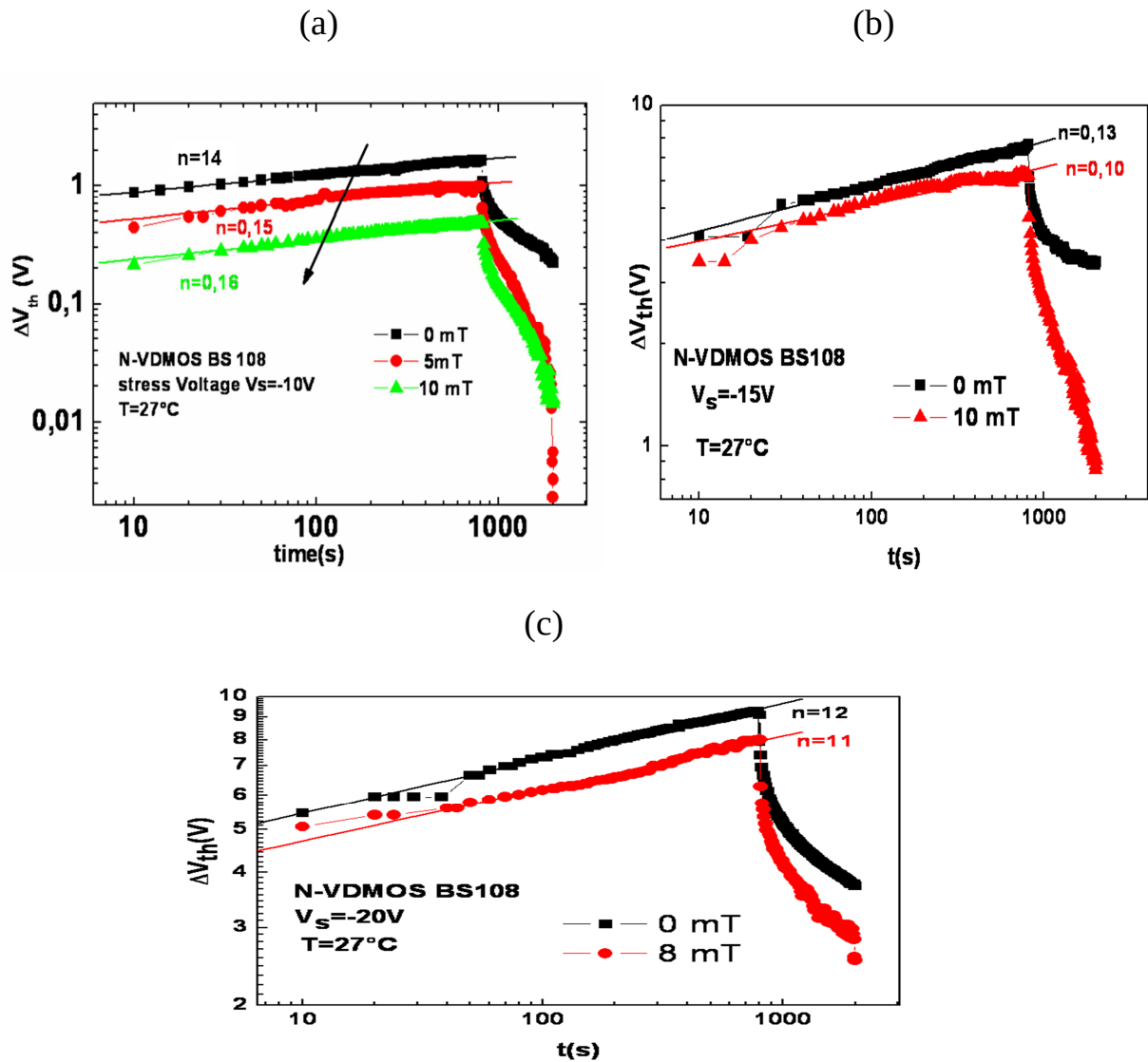


Figure 3.15 : Comparaison de la ΔV_{Th} sans et avec l'application d'un champ magnétique, (a) $V_s = -10\text{V}$, (b) $V_s = -15\text{V}$ et (c) $V_s = -20\text{V}$

La dégradation de la ΔV_{Th} diminue avec l'application du champ magnétique. Plus le champ magnétique est important plus ΔV_{Th} est moins importante. La diminution de la dégradation est peut être due à la diminution de la contribution des défauts paramagnétiques « *Pb center* » (défaut à l'interface) et « *E' center* » (défaut dans l'oxyde) à la dégradation ΔV_{Th} , sous l'effet d'un champ magnétique. En effet, l'application d'un champ magnétique permet l'orientation (polarisation) des électrons non appariés des défauts paramagnétiques et les électrons libres de la bande de conduction du substrat (silicium). Cela empêche le piégeage des électrons par les pièges paramagnétiques, car d'après le théorème d'exclusion de *Pauli* qui stipule que les électrons ne peuvent pas se trouver au même endroit (même état énergétique) dans le même état quantique [34], voir la figure (3.16). De ce fait, malgré que les défauts paramagnétiques ont été générés par le stress, ils sont rendus inactifs par le champ magnétique (on dit que : ils sont électriquement transparents).

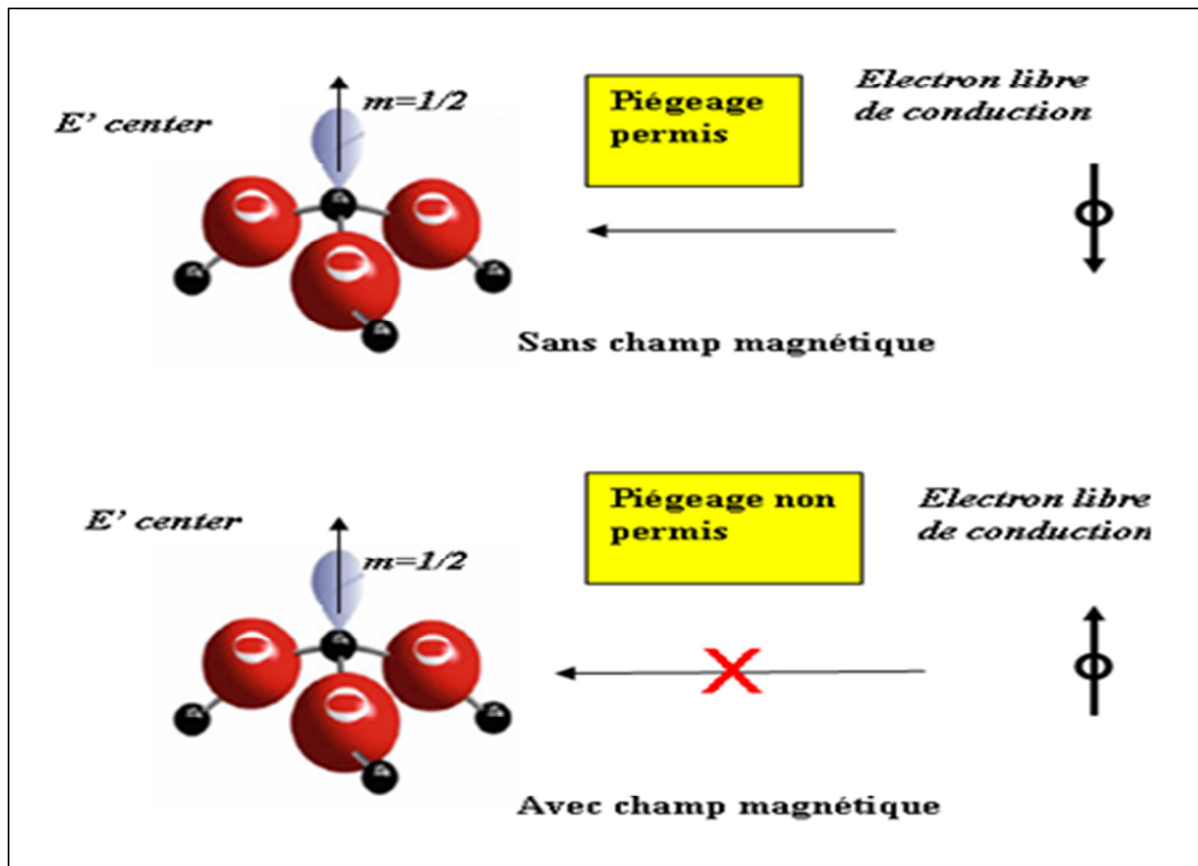


Figure 3. 16 : Schéma illustratif montrant la neutralisation des piéges des défauts paramagnétiques par l'application du champ magnétique (exemple de piégeage par *E' center*)

La dynamique du stress change avec l'application d'un champ magnétique. En effet, l'exposant (n), de la loi en puissance de l'évolution de la dégradation ΔV_{th} en fonction de temps, change avec l'augmentation du champ magnétique, voir la figure (3.15). En plus l'approximation en puissance ne convient pas vraiment à l'évolution de la dégradation sous le champ magnétique, c'est plutôt une évolution en loi exponentielle qui convient mieux, voir la figure (3.17) [35] [36].

Nous pensons que l'évolution exponentielle est le signe de la création des pièges non paramagnétiques. Mais d'autres investigations sont nécessaires pour confirmer cette hypothèse, tel que la comparaison de la dégradation ΔV_{th} mesurée électriquement (contribution de tous les défauts paramagnétiques et non paramagnétiques) avec la caractérisation résonance paramagnétique de spin (RPS) (contribution uniquement les défauts paramagnétiques).

Avec l'application du champ magnétique, la dégradation ΔV_{th} relaxe rapidement c'est-à-dire la tension de seuil avec l'application d'un champ magnétique a tendance à revenir plus rapidement vers l'état initial.

Donc, l'application d'un champ magnétique a pour et bénéfique pour prolonger la durée de vie des composants MOS.

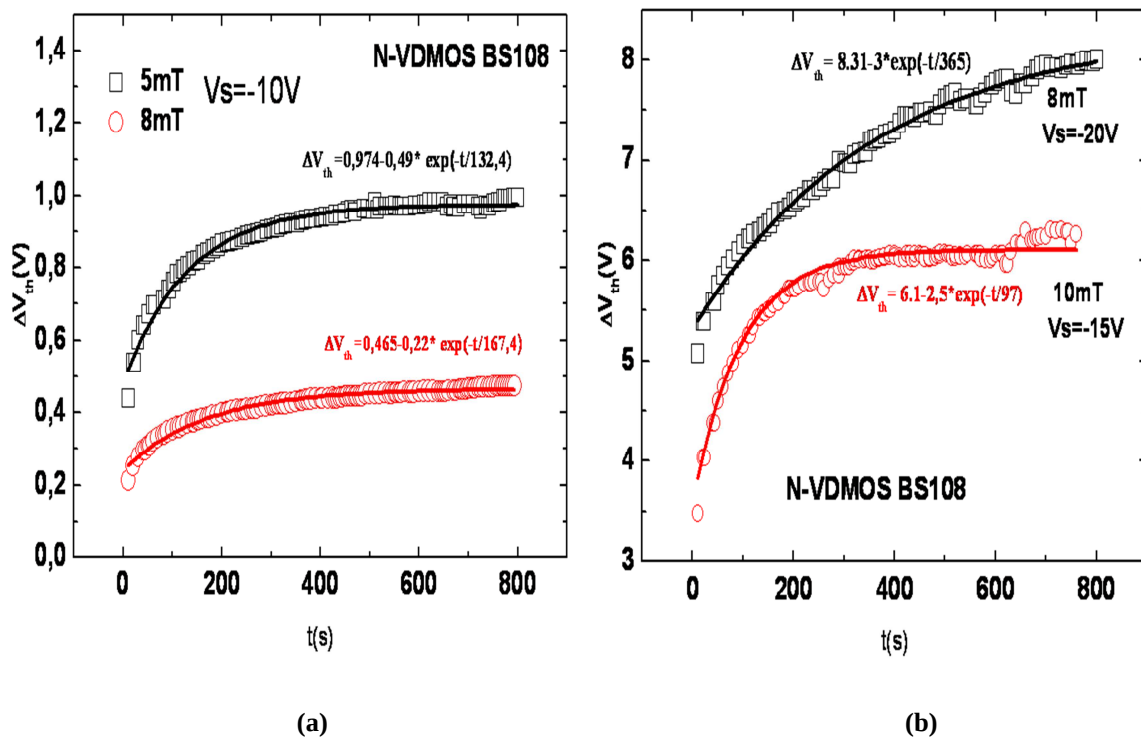


Figure 3. 17 : Courbe d'évolution de la ΔV_{th} en fonction du temps sous le champ magnétique, (a) pour 5 et 8 mT à $V_s = -10V$, (b) pour 8mT à $V_s = -20V$ et 10mT à $V_s = -15$

Conclusion générale

Les problèmes de la fiabilité et leurs enjeux industriels sont de plus en plus importants surtout dans le domaine spatial, aéronautique et les technologies submicroniques. Des solutions techniques et technologiques sont attendues pour maîtriser et réduire les effets des mécanismes de dégradation dans les circuits électroniques. C'est dans cette optique que ce travail est effectué.

La réalisation d'une bobine d'Helmholtz commandée, nous a permis d'étudier la dégradation NBTI sur des transistors de puissance VDMODFET, sous l'effet d'un champ magnétique de différentes intensités. Nous avons opté pour ces dispositifs à cause de leurs disponibilités, leur faible coût et leur compatibilité avec les instruments de mesure utilisés. Les résultats expérimentaux nous ont conduit à conclure que la présence d'un champ magnétique pendant le stress permet de diminuer la dégradation et de revenir rapide à l'état initial après l'annulation de la tension de stress (relaxation rapide). Nous pensons que ces deux conclusions peuvent contribuer d'une part à la compréhension des mécanismes physiques derrière la dégradation des transistors MOS. Par exemple, l'étude de la dynamique de création et de relaxation des pièges non paramagnétiques par l'application d'un champ magnétique, pour réduire la contribution des pièges paramagnétiques à la dégradation. D'autre part, ces conclusions peuvent contribuer à apporter des solutions technologiques afin de diminuer l'effet de la dégradation et d'augmenter la durée de vie des dispositifs MOS.

Dans ce travail, on s'est limité à l'étude de la dégradation NBTI, à température ambiante, sans et avec l'application d'un champ magnétique. Par la suite, nous pensons à étudier d'autres types de dégradations tels que NBTI, TDDDB et HCI, sous différentes températures et avec l'application d'un champ magnétique. Ces dégradations feront l'objet de notre prochain travail.

Perspectives

Nous avons vu que l'application d'un champ magnétique pendant le stress conduit à la diminution de la dégradation. De ce fait, l'application d'un champ magnétique pendant le fonctionnement des transistors pourra augmenter la durée de vie de ces composants, en rendant les pièges paramagnétiques électriquement transparents (inactifs). Pour introduire le champ magnétique pendant le fonctionnement du transistor, nous pensons à l'encapsulation du transistor dans un boîtier fabriqué par des matériaux magnétiques. En effet dans cette étape, nous pouvons débiter par un boîtier fabriqué à base d'un aimant permanent.

Bibliographie

- [1]. Process integration, devices and structures in. *"International Technology Roadmap for Semiconductor"*, edition 2011.
- [2]. S.Mahapatra, S.De, K.Joshi, S.Mukhopadhyay et R.K.Pandey, K.V.R.M Murali. *"Understanding process impact of hole traps and NBTI in HKMG p-MOSFETs using measurements and atomistic simulations"*. IEEE Electron Device , Vol. 34, NO. 8; pp. 963-965, 2013.
- [3]. S.Mahapatra, N.Goel, S.Desai, S.Gupta, B.Jose, S.Mukhopadhyay, K.Joshi, A.Jain, A.E.Islam, M.A.Alam. *"A comparative study of different physics based NBTI model"*. IEEE Electron Devices, Vol. 60, NO. 3, pp. 901-915, 2013.
- [4]. S. Kudo, Y. Hirose, K. Funayama, K. Ohgata, M. Inoue, K. Eguchi, A. Nishida, N. Hattori, T. Koyama, and K. Nakamae. *"Atomic-Level Study of TDDDB Mechanism of Hf-doped SiON Gate Dielectrics using Cs-Corrected STEM and Atom Probe Tomography"*. in proceeding of IEEE International Reliability Physics Symposium (IRPS), pp- 5B.2.1 - 5B.2.5, 2013.
- [5]. Y.C.Huang, T.Y.Yew, W.Wang, Y.H.Lee, J.R.Shih, and K.Wu ADTQR. *"Re-investigation of Frequency Dependence of PBTI/TDDDB and Its Impact on Fast Switching Logic Circuits"*. in proceeding of IEEE International Reliability Physics Symposium (IRPS), pp- 4A.4.1 - 4A.4.5, 2013.
- [6]. X.Federspiel, M.Rafik, D.Angot, F.Cacho, D.Roy. *"Interaction between BTI and HCI degradation in High-K devices"*. in proceeding of IEEE International Reliability Physics Symposium (IRPS), pp- XT.9.1 - XT.9.4, 2013.
- [7]. E. H.Poindexter, G.J.Gerardi, M.E.Rueckel, P.J.Caplan, N.M.Johnson and D.K.Biegelsen. *"Electronic traps and P b centers at the Si/SiO₂ interface: Band-gap energy distribution"*. Journal of Applied Physics , vol. 56, no. 10, pp-2844 -2849,1984.
- [8]. P.M.Lenahan, J.J.Mele. *"E ' Centers and Leakage Currents in the Gate Oxides of Metal Oxide Silicon Devices"*. Journal of Vacuum Science & Technology B, Vol.18, NO.4, pp. 2169-2173, Jul 2000.
- [9]. M.Denais. *"Etude des phénomènes de dégradation de type negative bias temperature instability (NBTI) dans les transistors MOS submicroniques des filières CMOS avancées"*, manuscrit de thèse. Physique, modélisation et sciences pour l'ingénieur, Provence, 2005.
- [10]. P.Masson. *"Etude par pompage de charge et par mesures de bruit basse fréquence de transistors MOS à oxynitrures de grille ultra-mince"*, manuscrit de thèse. Sciences pour l'ingénieur de Lyon, 1999.

- [11]. Henry Mathieu, Hervé Fanet. *"Physique des semiconducteurs et des composants électroniques"*. Dunod, Paris, 2009.
- [12]. <http://bwrc.eecs.berkeley.edu/Classes/IcBook/SPICE>.
- [13]. C.T.Sha. *"Characteristics of the metal-oxide Semiconductor transistors"*. Transaction on Electron Devices, Vol. 11, NO. 7, pp. 324-344, July 1964. Vol. 11.
- [14]. R.Doering, Y.Nishi. *"Handbook of semiconductor manufacturing technology"*. CRC Press, 2008.
- [15]. MCGraw-Hill. *"Semiconductor manufacturing handbook"*. Hwaiyu Geng, 2005.
- [16]. S.May, M.Sze. *"Fundamentals of semiconductor fabrication"*. John Wiley & sons, 2003.
- [17]. G.Barbottin, A.Vapaille. *"Instabilities in silicon devices, new insults, devices and radiation effects"*. Elsevier Science B.V, Vol. 3, NO. 11, pp. 730-745, 1999.
- [18]. T.C.May, M.H.Woods. *"A new physical mechanism for soft errors in dynamic memories"*. Conf. on Reliability Physics, San Diego, 1978.
- [19]. E.H.Poindexter, P.J.Caplan, B.E.Deal, R.R.Razouk. *"Interface states and electron spin resonance centers in thermally oxidized (111) and (100) silicon wafer"*. J. App. Phy., Vo. 52, NO. 2, pp. 879-884, 1981.
- [20]. C.Schlunder, R.Brederlow, B.Ankele, K.goser, R.Thenes. *"Effects of inhomogeneous Negative Bias Temperature Stress on p-channel MOSFETs of analog and RF circuits"*. International Reliability Physics Symposium, pp. 5-10, 2003.
- [21]. W.Abadeer, W.Tonti. *"Bias temperature reliability of N+ and P+ polysilicon gated NMOSFETs and PMOSFETs"*. International Reliability Physics Symposium Proceedings, pp. 147-149, 1993.
- [22]. P.J.Caplan, E.H.Poindexter, B.E.Deal, R.R.Razouk. *"ESR centers, interface states, and oxide fixed charge in thermally oxidized silicon wafer"*. J. App. Phy., Vo. 50, NO. 9, pp 5854-5874, 1979.
- [23]. J.P.Campbell. *"Atomic-scale defects involved in the negative bias temperature instability in SiO₂ and plasma-nitrided oxide based PMOSFETs"*. manuscrit de thèse, Pennsylvania State University, 2007.
- [24]. R.S.Rautela, V.Bhatt, P.Sharma, and P.Walia. *"Mathematical approach for designing & development of Helmholtz coil for hyperpolarized xenon gas used in MRI"*. NMR Research Center, INMAS, Delhi, 2009?.
- [25]. P.K.Nayak, U.Prazad, A.N.Sharma. D.Patel, S.Kedia, S Pradhan. *"I-V characteristics and magnetic field profile studies in high T_c BSCCO based Helmholtz coil"*. Elsevier, Physica C 469, pp. 211-215, 2009.

- [26]. D.W.Carnegie, J.Timpf. *"Characterizing permanent magnet blocks with Helmholtz coil"*. Nuclear Instrument and Methods in Physics Research A319, pp. 97-99, 1992.
- [27]. D.Cvetkovic, I.Cosic. *"Modeling and design of extremely low frequency uniform magnetic field exposure apparatus for in vivo bioelectromagnetic studies"*. Conference of IEEE EMBS, Lyon, 2007.
- [28]. Ninoslav Stojadinović, Danijel Danković, Ivica Manić, Vojkan Davidović, Snežana Djorić-Veljković, Snežana Golubović. *"Impact of Negative Bias Temperature Instabilities on Lifetime in p-channel Power VDMOSFETs"*. IEEE, pp. 275-282, Niš, Serbia, 2007. .
- [29]. J.R.Schwank, F.W.Sexton, D.M.Fleetwood, M.R.Shaneyfelt, K.L.Hughes, and M.S.Rodgers. *"Strategie For Lot Acceptance Testing Using CMOS Transistors And ICs"*.IEEE Transactions on Nuclear Science, Vol. 36, NO. 6, pp. 1971-1980, 1989.
- [30]. D. S.Ang, Z. Q.Teo, T. J.J. Ho, and C.M. Ng. *"Reassessing the Mechanisms of Negative-Bias Temperature Instability by Repetitive Stress/Relaxation Experiments"*. IEEE Trans. Electron Devices, Vol. 11, NO. 1, pp. 19–34, March. 2011.
- [31]. M.A. Alam, S. Mahapatra. *"A comprehensive model of PMOS NBTI degradation,"*. Microelectronics Reliability Vol .45, pp.71–81, 2005.
- [32]. H. Reisinger et al. *"Analysis of NBTI degradation- and recovery-behavior based on ultra-fast Vth-measurements"*.In IEEE Proceedings of IRPS, pp. 448–453, 2006.
- [33]. B. Kaczer et al. *"Ubiquitous relaxation in BTI stressing—new evaluation and insights"*.In IEEE Proceedings of IRPS, pp. 20–27, 2008.
- [34]. Pauli, Wolfgang. *"Exclusion principle and quantum mechanics"*. Nobel Lecture, December 13, 1946.
- [35]. M.Svensson, K. O.Jeppson and C. *"Negative bias stress of MOS devices at high electric fields and degradation of MNOS devices"*. J. Appl. Phys., Vol.48, NO. pp.2004-2014, 1977.
- [36]. Markov et al. *"Si-SiO₂ interface band-gap transition—effects on MOS inversion layer"*. Phys.Stat. Sol. 205(6), 1290–1295, 2008.
- [37]. <http://www.jedec.org/Home/newsletter/sstn0101.pdf>.